

# Der Bus als Kommunikationsmedium

---

- **Bus ist eine Sammelleitung zur Übertragung von Daten zwischen mehreren Funktionseinheiten einer Rechenanlage**
- **Es muss dafür gesorgt werden, dass**
  - ⇒ **verschiedene Geräte nicht gleichzeitig Daten senden**
    - **Bus Arbitrierung**
  - ⇒ **nur solche Geräte die Daten empfangen, für die sie bestimmt sind**
    - **Bus Protokoll**
- **Ein Bus besteht in der Regel aus**
  - ⇒ **Datenleitungen**
  - ⇒ **Adressleitungen**
  - ⇒ **Steuerleitungen**

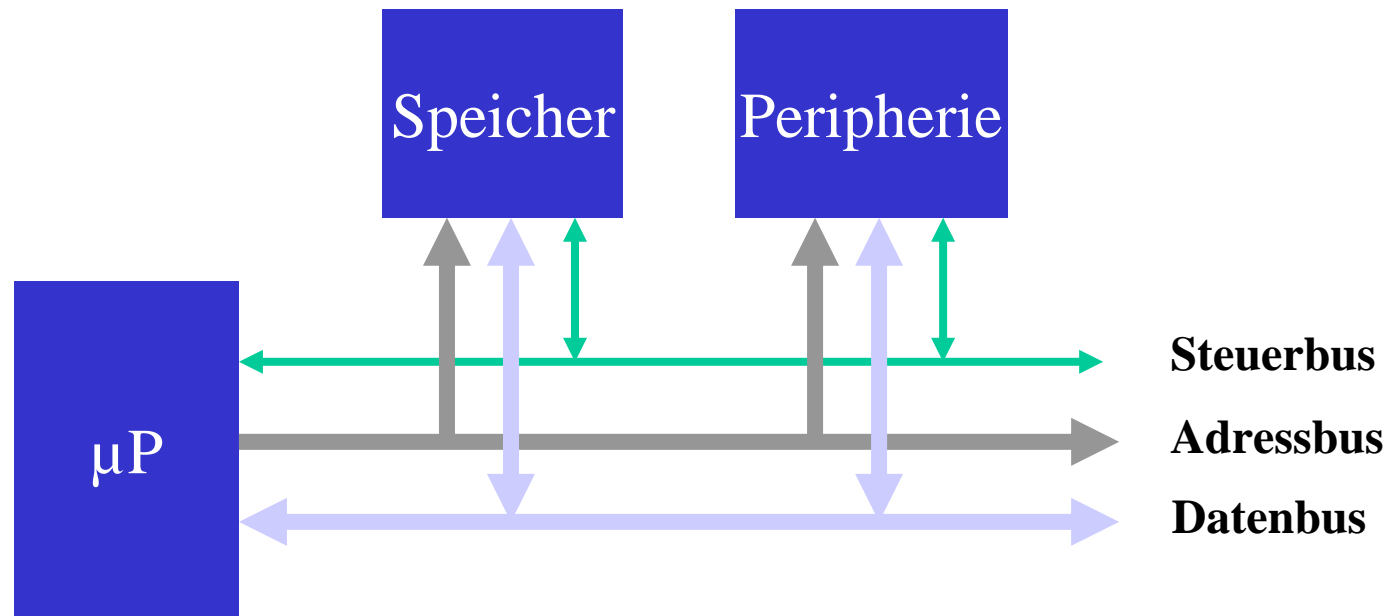
# Rechner- und Gerätebusse

---

- **Busse verbinden Komponenten eines Rechnersystems**
  - ⇒ **Datenbus**      **8 bis 64 Bit**
  - ⇒ **Adressbus**    **16 bis 64 Bit**
  - ⇒ **Steuerbus**
- **Systembusse**
  - ⇒ **Busse, die rechnerinterne Komponenten verbinden**
  - ⇒ **AT-Bus**        **PC/XT (8088/ 8086)**
  - ⇒ **ISA-Bus**       **AT (80286)**
  - ⇒ **EISA**          **80386 und 80486**
  - ⇒ **VESA**          **ab 80486**
  - ⇒ **PCI**           **ab 80486 bis Pentium4**
- **Gerätebusse**
  - ⇒ **Busse, die externe Komponenten mit einem Rechnersystem verbinden**
  - ⇒ **IEC**            **Gerätebus**
  - ⇒ **EIDE**          **Festplatten**
  - ⇒ **SCSI**          **Geräte und Festplattenbus**

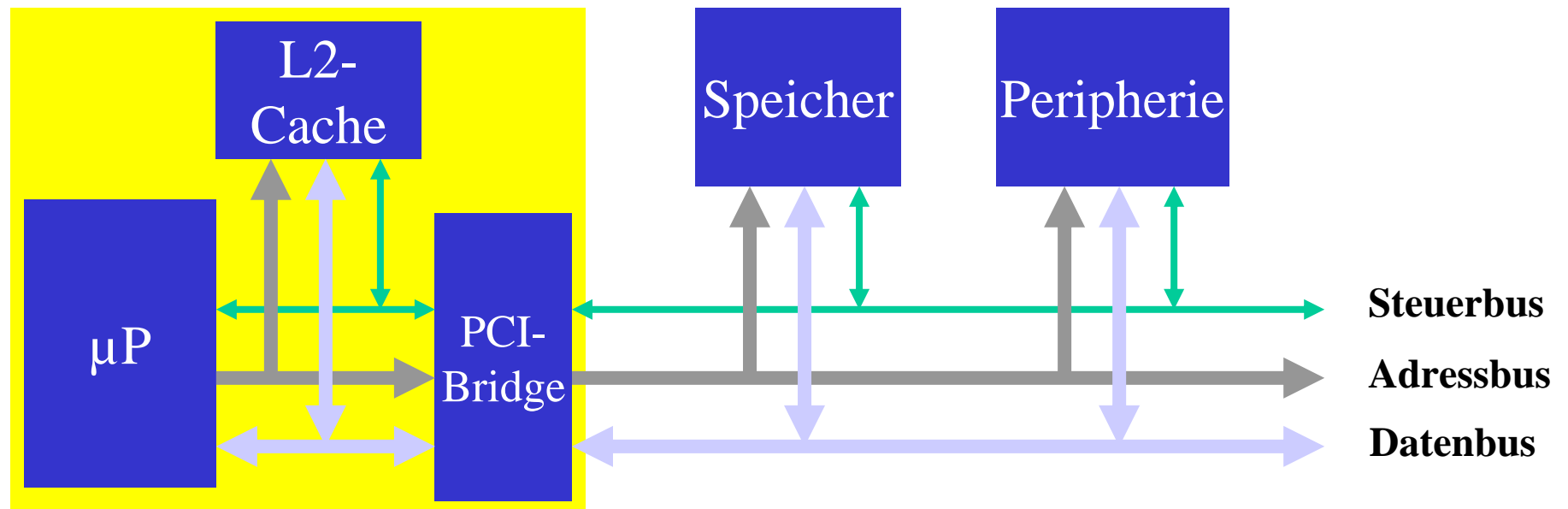
# Systembusse

- **Verbindung der Komponenten innerhalb eines Rechnersystems**
- **Prozessorabhängige Busse**
  - ⇒ **Busschnittstelle des verwendeten Mikroprozessors**
  - ⇒ **einfach zu realisieren**
  - ⇒ **auf einen Prozessor zugeschnitten**

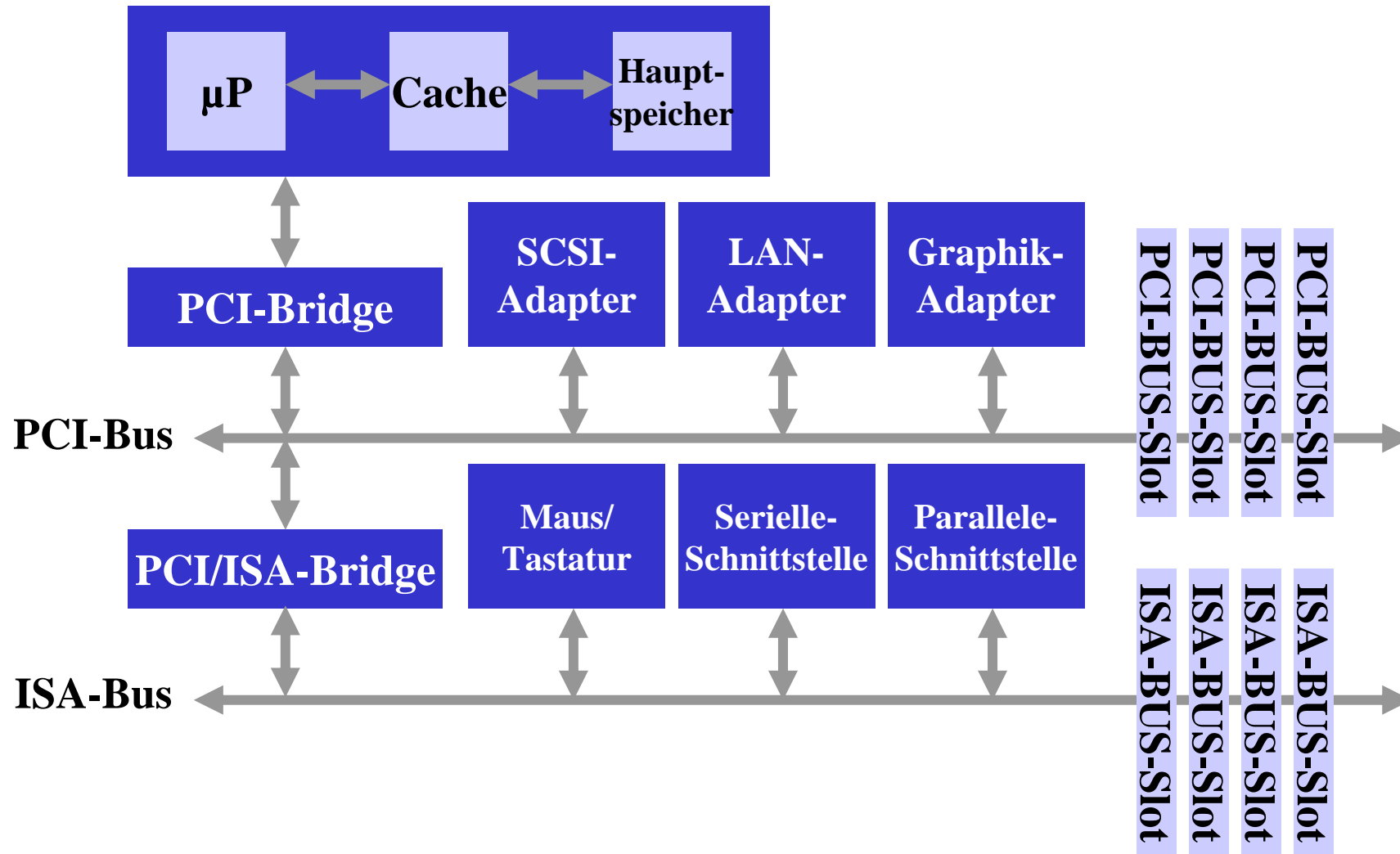


# Prozessorunabhängige Systembusse

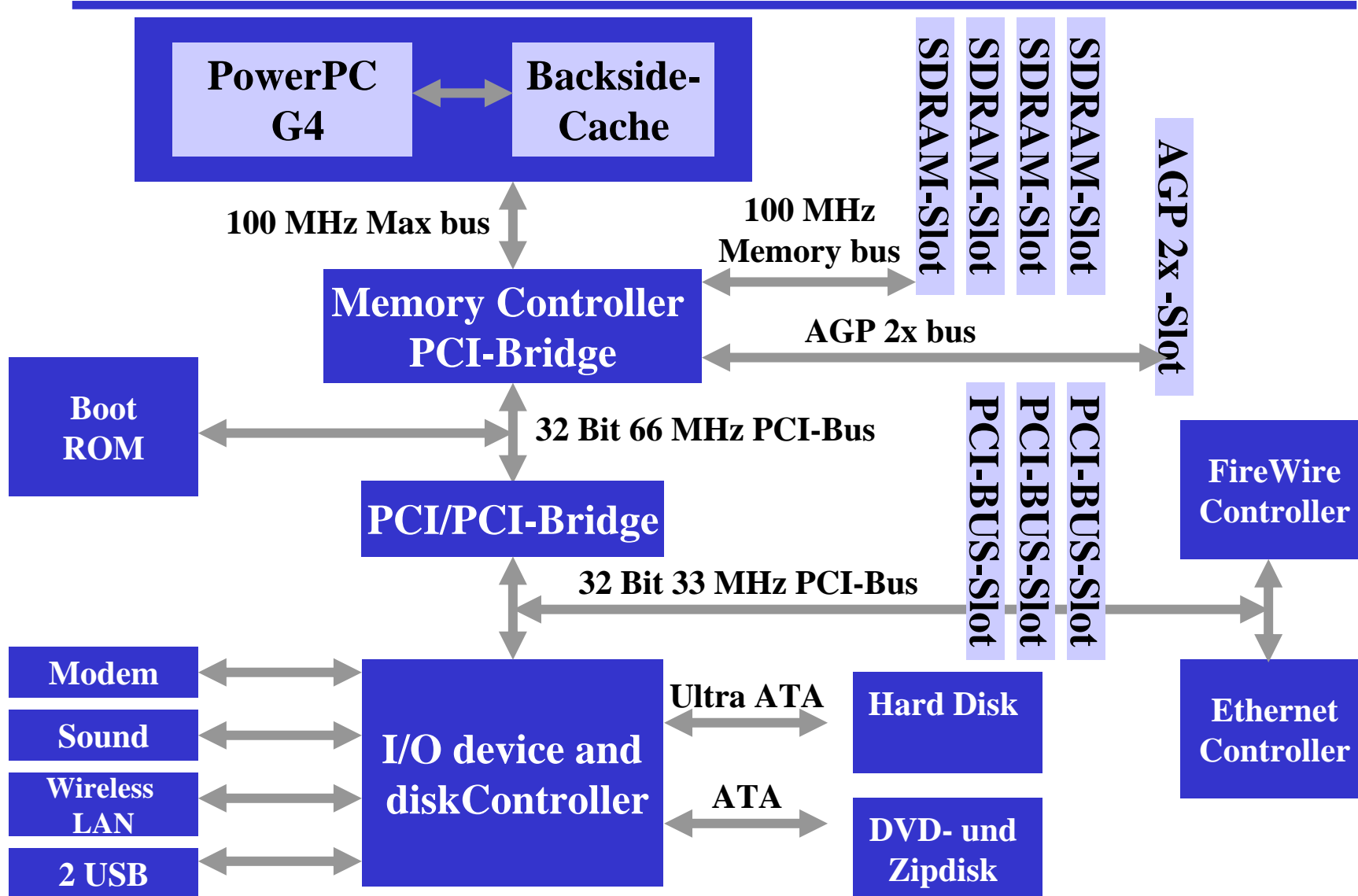
- Der Prozessor ist über eine Bus Brücke mit den Komponenten verbunden
  - ⇒ z.B. PCI Bridge (Peripheral Component Interconnect)
  - ⇒ erhöhter Hardwareaufwand
  - ⇒ die Komponenten können für verschiedene Prozessoren verwendet werden (PPC 403, Pentium, I860, ...)



# Beispiel: Busstruktur eines PC



# Beispiel: Busstruktur des Power Mac G4



# Gerätebusse: Der SCSI-Bus

## ○ Small Computer Systems Interface

- ⇒ Maximal 8 Einheiten
- ⇒ 8 Bit Übertragung
- ⇒ Identifikation durch SCSI-ID
- ⇒ Terminierung durch Abschlußwiderstand

## ○ Weitere SCSI-Standards

### ⇒ SCSI-II

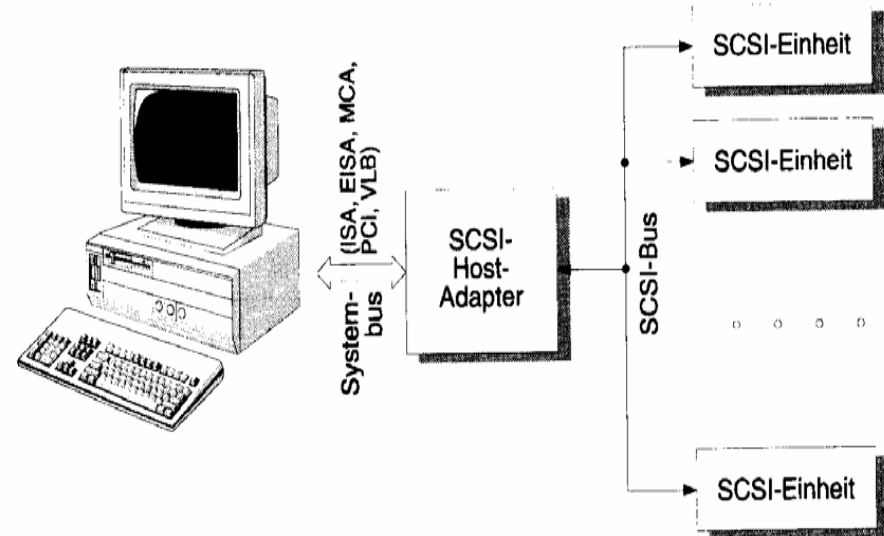
- Erster richtiger Standard, der am gleichen Bus auch andere Geräte außer Festplatten berücksichtigt

### ⇒ Fast SCSI

- maximale Taktfrequenz wurde auf 10 MHz erhöht

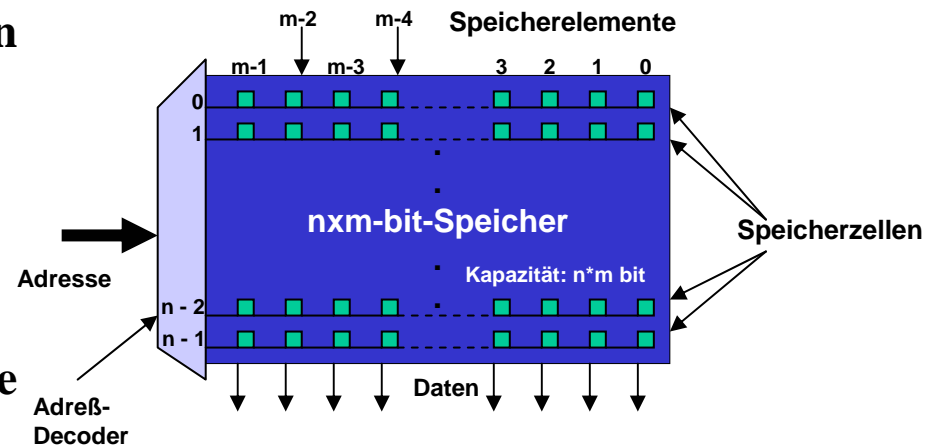
### ⇒ Wide SCSI

- 16 Bit und 32 Bit Erweiterung der Datenbreite



# Aufbau von Speicherzellen

- Speicherung von Daten oder von logischen Funktionen
- Arten der Speicherung
  - ⇒ irreversibel programmierbare Speicherzellen
  - ⇒ reversibel programmierbare Speicherzellen
  - ⇒ spezielle Transistorschaltungen als statisches Speicherelement
  - ⇒ Speicherung der Daten in einem Kondensator
- Speicherung der kleinsten Informationseinheit (Bit) in einem Speicherelement

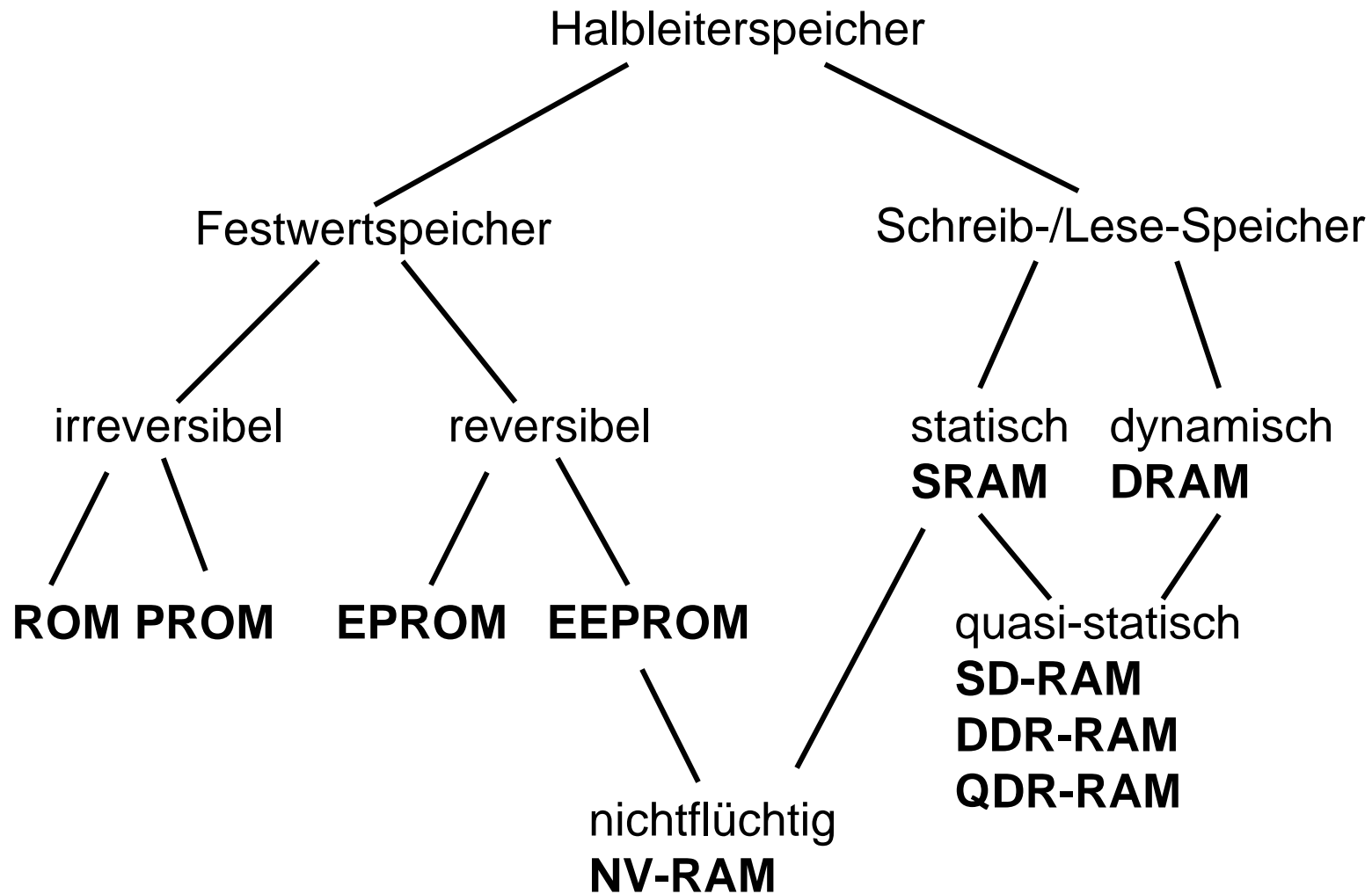


- Speicherzelle
  - ⇒ Speicherelemente, die unter einer gemeinsamen Adresse ansprechbar sind
- Speicherwort
  - ⇒ Datenbusbreite
- Organisation
  - ⇒ Anzahl der Speicherzellen
  - ⇒ Anzahl der Speicherelemente
  - ⇒  $n*m$  Bit
- Kapazität
  - ⇒ Zahl der Speicherelemente

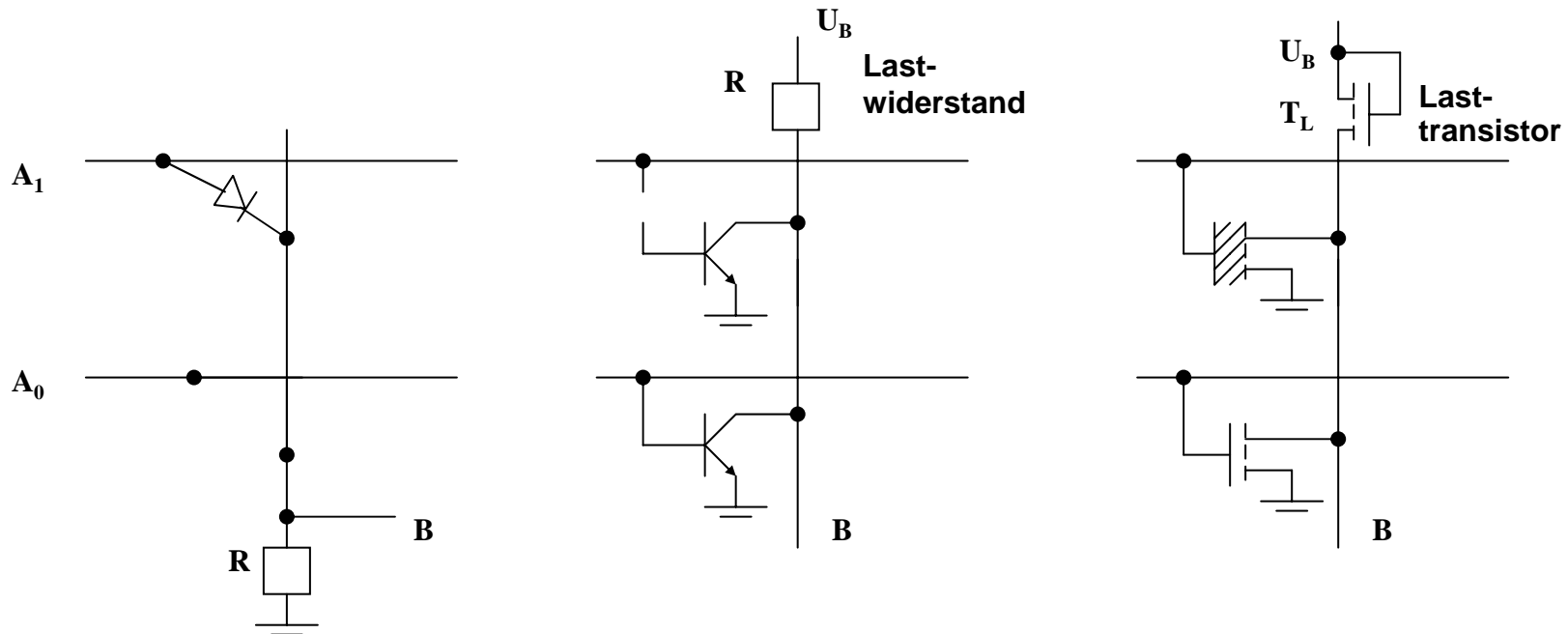


# Klassifizierung von Halbleiterspeichern

---

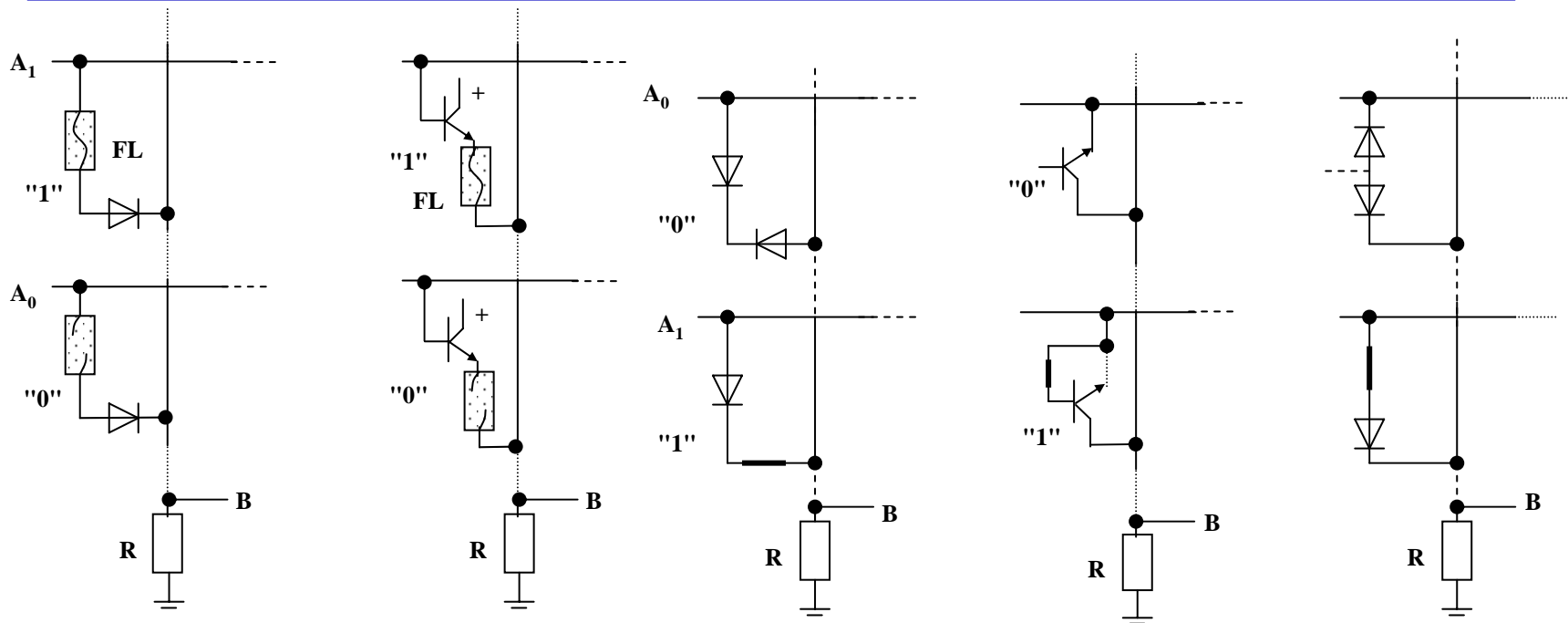


# Speicherzellen für maskenprogrammierbare Speicherelemente



- Maskenprogrammierbare Speicherelemente erhalten ihre Information bei der Herstellung des Chips
  - ⇒ Information steht auf einer der Masken
  - ⇒ Inhalt ist nicht veränderbar
- Bauelemente wie Dioden, Bipolar- oder MOS-Transistoren werden bei der Herstellung deaktiviert
  - ⇒ Bei MOS-Transistoren ist die Dicke der Gate-Isolation ausschlaggebend

# Speicherzellen für programmierbare Speicherelemente

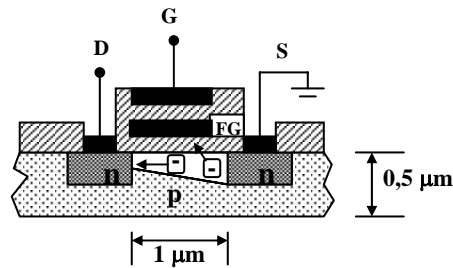


Speicherzellen mit Schmelzsicherungen

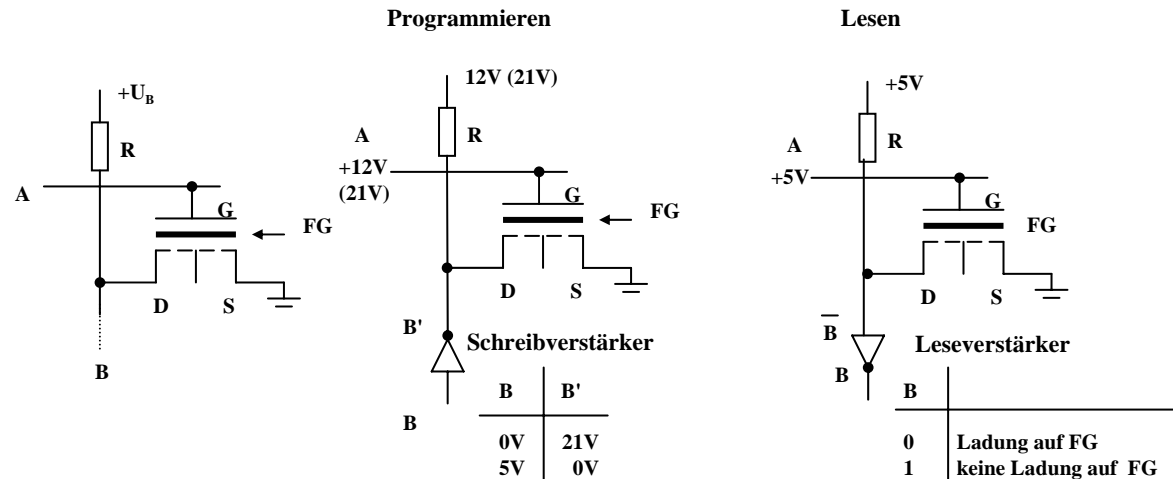
AIM-Speicherzellen

- **Programmierung in Programmiergerät durch Überspannungen**
  - ⇒ Schmelzsicherung
  - ⇒ Zerstören von Dioden (dauernd leitend)
- **Information ist nur einmal schreibbar und kann nicht verändert werden**

# Löschbare Speicherelemente



Gesamte Zellen-Fläche: 36 mm<sup>2</sup>

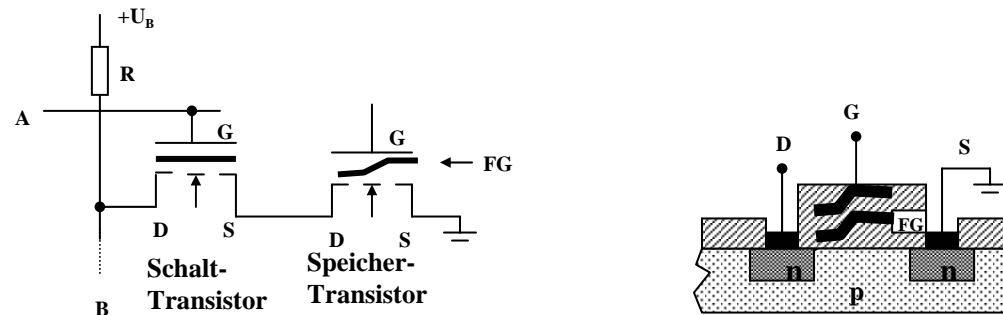


Programmieren und Lesen einer EPROM-Zelle

- Löschen durch UV-Licht
- FAMOS: floating gate avalanche MOS-transistor
  - ⇒ Besitzt zweites Gate, das vollständig isoliert ist
  - ⇒ Speicherung der Ladung über 30 Jahre
- Programmierung durch hohe Spannung (12-21 V)
  - ⇒ Elektronen werden angezogen

- Lesen durch Anlegen einer niederen Spannung (5 V)
  - ⇒ ist das Floating-Gate geladen, schaltet der Transistor nicht

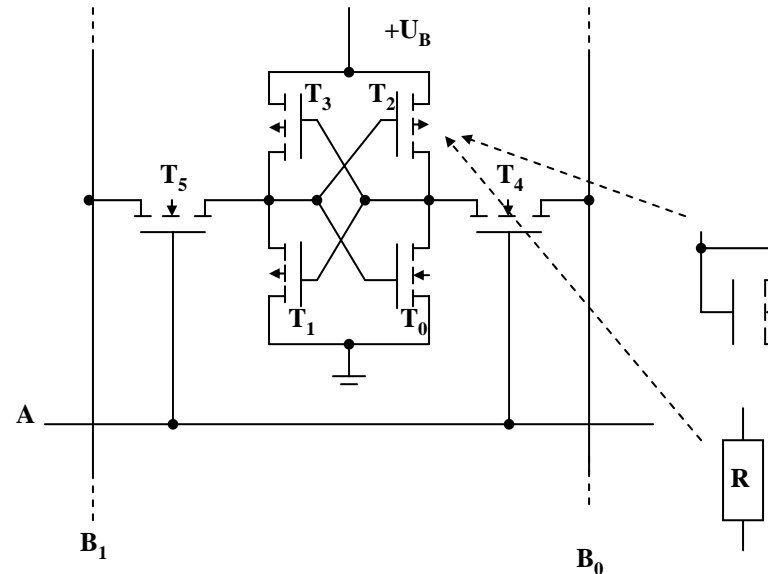
# Elektrisch löschbare Speicherelemente



## ○ Dünne Isolierschicht des Floating Gates

- ⇒ **Lesen:** Wenn das Floating Gate des Transistors geladen ist, sperrt dieser
- ⇒ **Löschen:** Hohe Spannung (21 V) am Gate-Anschluß des Transistors lädt das Floating Gate ( $U_B = 0V$ )
- ⇒ **Programmieren:** 0 V am Gate und eine hohe Spannung am Drain-Anschluß des Transistors entlädt einzelne Floating Gates (logisch 0)

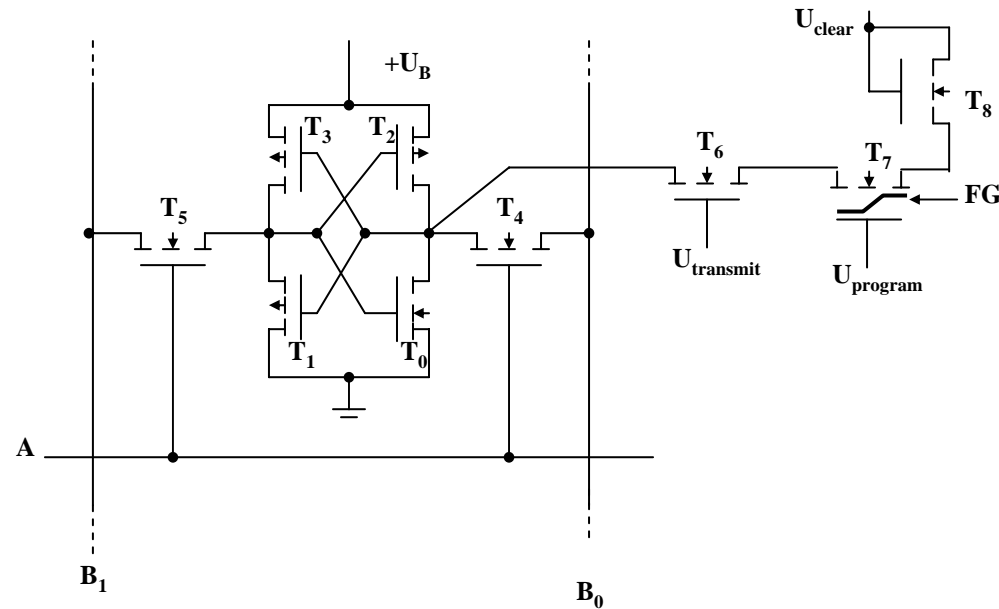
# Statische MOS-Speicherelemente



## ○ 6-Transistorzelle

- ⇒ Statt  $T_2$  und  $T_3$  können auch n-MOS-Transistoren oder Widerstände eingesetzt werden
- ⇒  $T_4$  und  $T_5$  dienen zur Ankopplung an die Bitleitungen

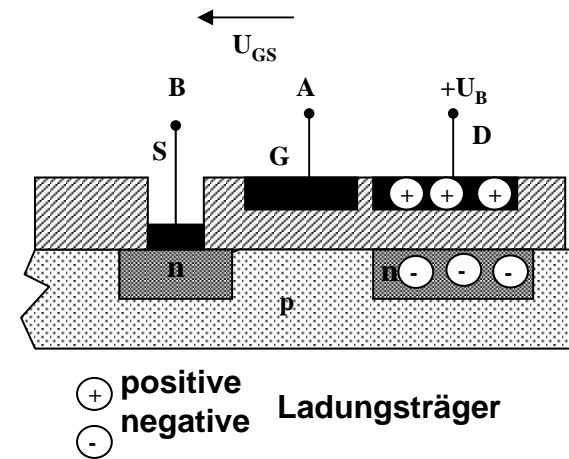
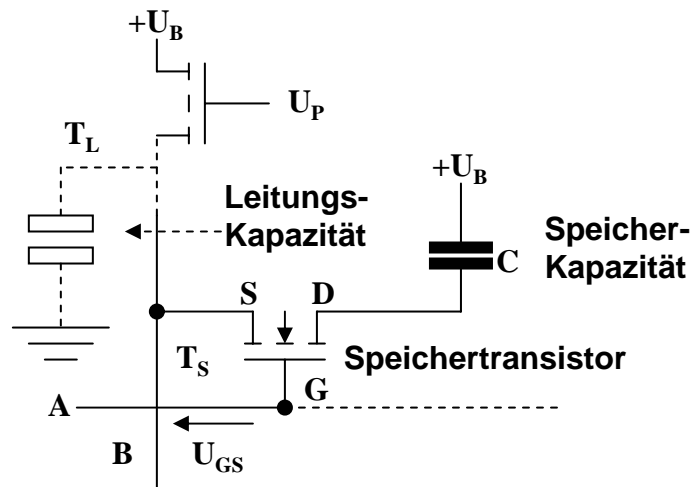
# NVRAM-Speicherelemente



## ○ Kombination eines statischen mit einem EEPROM Speicherelement

⇒ wenn die Spannung abfällt oder das Gerät eingeschaltet wird, findet eine Übertragung von bzw. in die EEPROM-Zelle statt

# Dynamische Speicherelemente



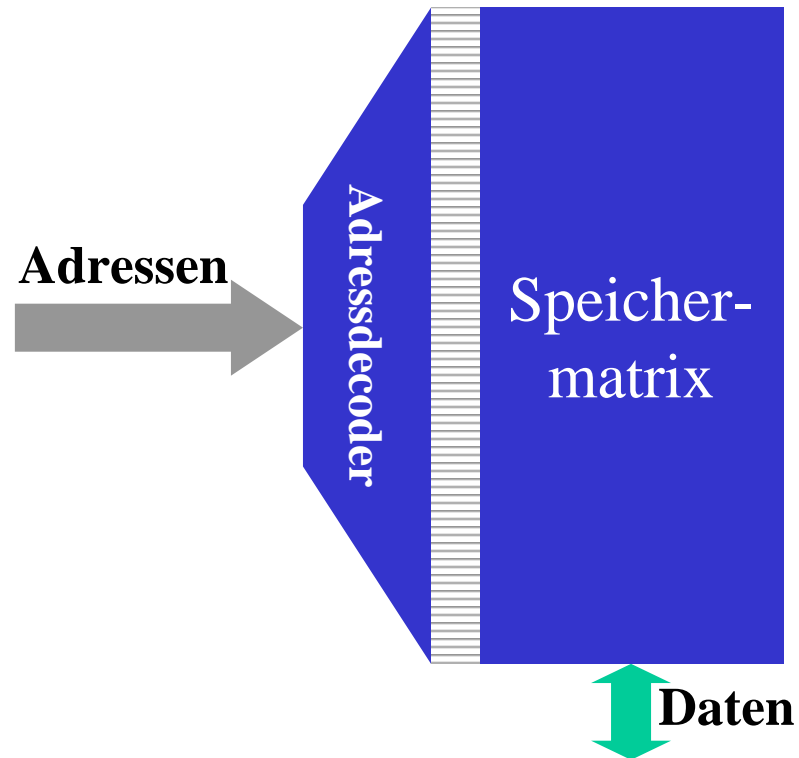
- Die Information wird in einem Kondensator gespeichert
  - ⇒ vergrößerte Drain-Zone
  - ⇒ isoliert zur Spannungsversorgung
- Kapazität 0,1 bis 0,5 pF, 100.000 bis 150.000 Elektronen
  - ⇒ Selbstentladung nach ca. 2 ms
- Speichern entspricht dem Laden des Kondensators
- Lesen entlädt den Kondensator
  - ⇒ Daten müssen wieder zurückgeschrieben werden



# Äußere Organisation

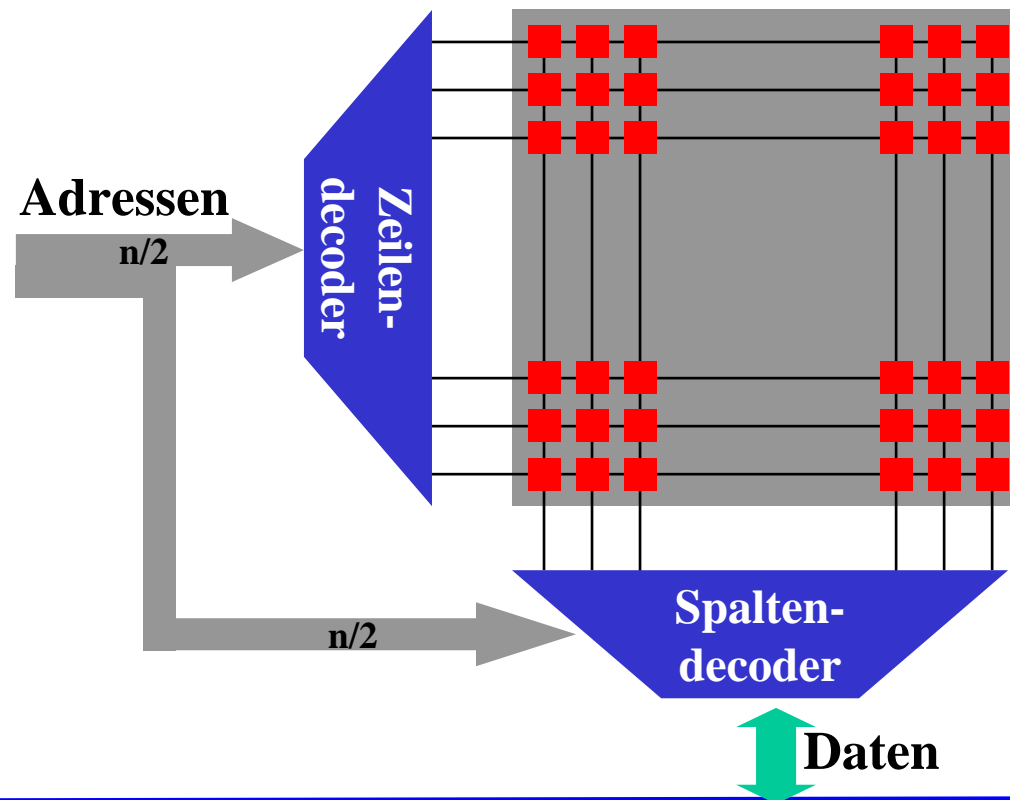
---

- Organisation des Speicherbausteins als Wortbreite und Adressbereich
- Beispiele: 512k\*8, 4M\*1

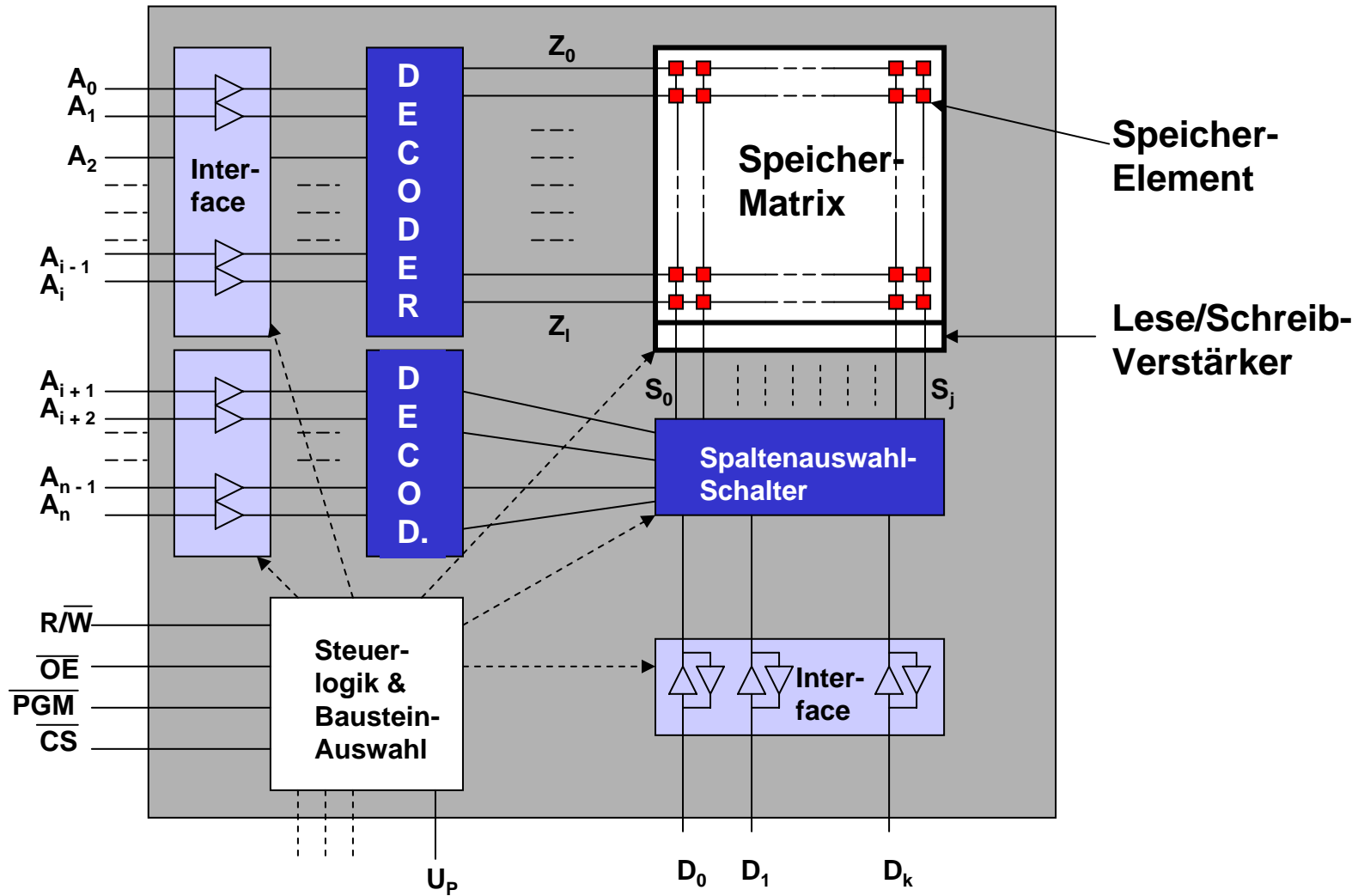


# Innere Organisation

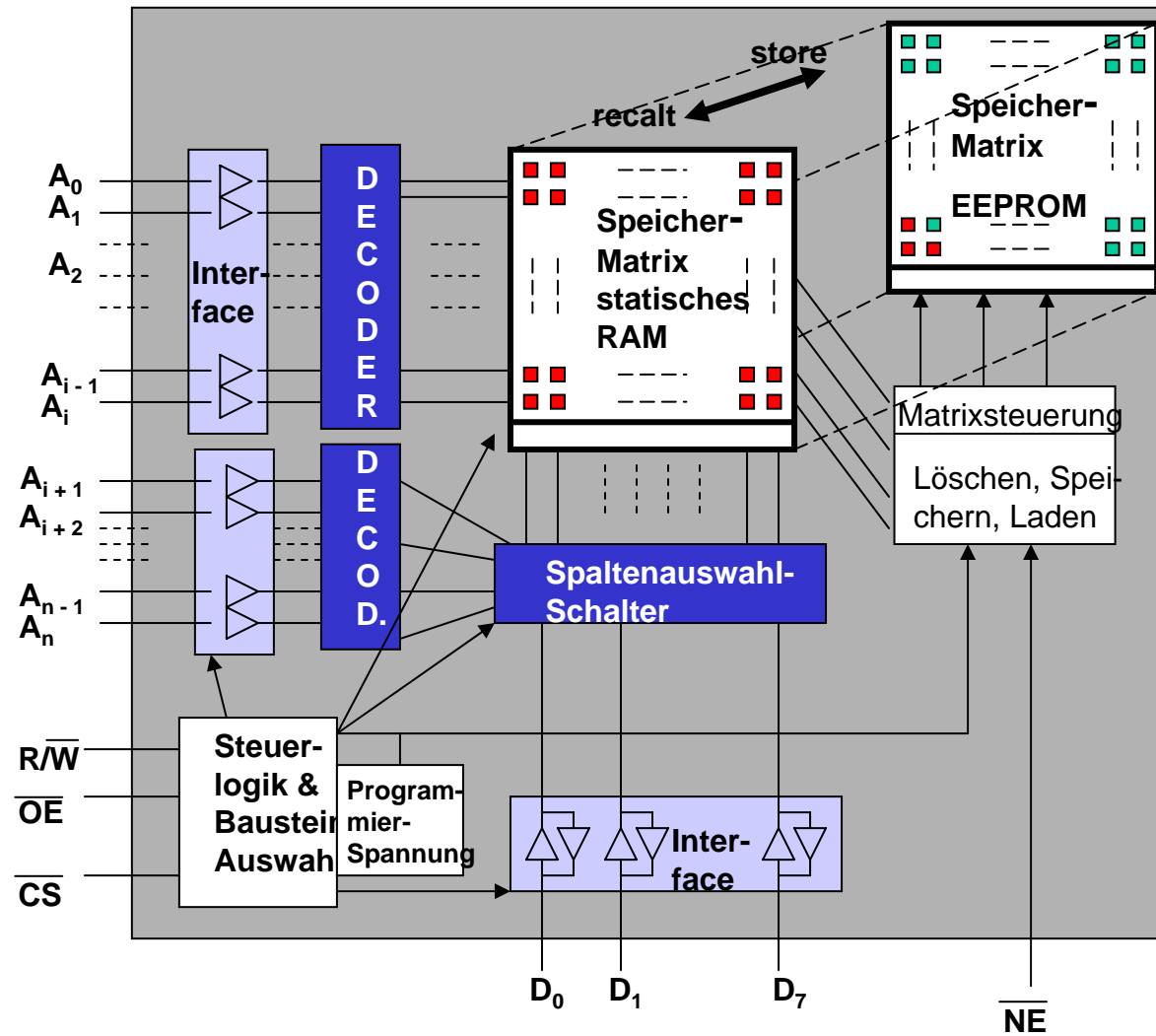
- Anordnung der Speicherzellen in einer quadratischen Matrix
  - ⇒ ergibt die minimale Anzahl der Ansteuerleitungen
- Aus den  $2^{n/2}$  Datenbits werden im Spaltendecoder  $m$  Bits ausgewählt



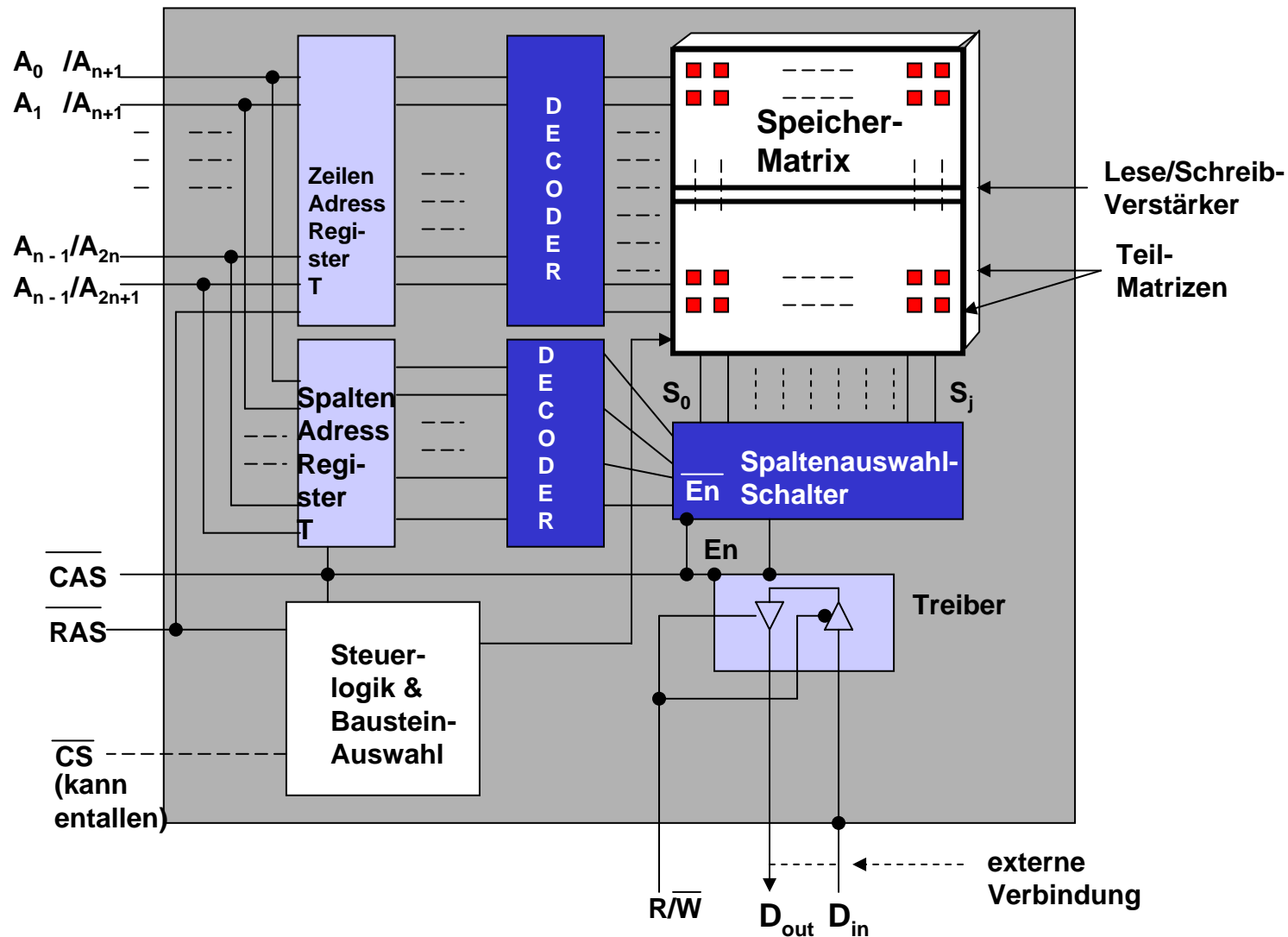
# Aufbau eines Speicherbausteins



# NVRAM-Bausteine

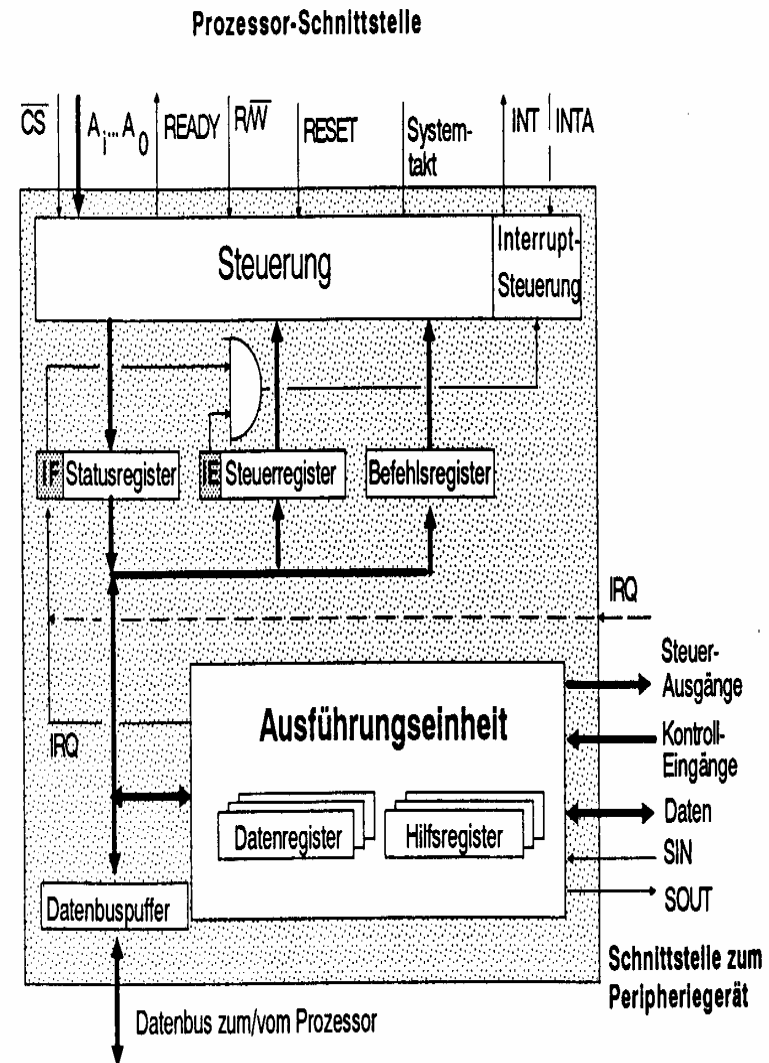


# Dynamische RAM-Bausteine



# 10 E/A und Peripheriegeräte

- Ein- und Ausgabe erfolgt über spezielle Speicherstellen im Adressraum des Prozessors
  - ⇒ Memory Mapped
  - ⇒ spezielle I/O-Befehle
- Adressdekodierung erzeugt das CS-Signal (chip select)
- Der Prozessor kommuniziert über
  - ⇒ Datenregister (Lesen und Schreiben der Daten)
  - ⇒ Statusregister (Zustand des Bausteins)
  - ⇒ Steuerregister (Betriebsart des Bausteins)



# Serielle Schnittstelle: RS232

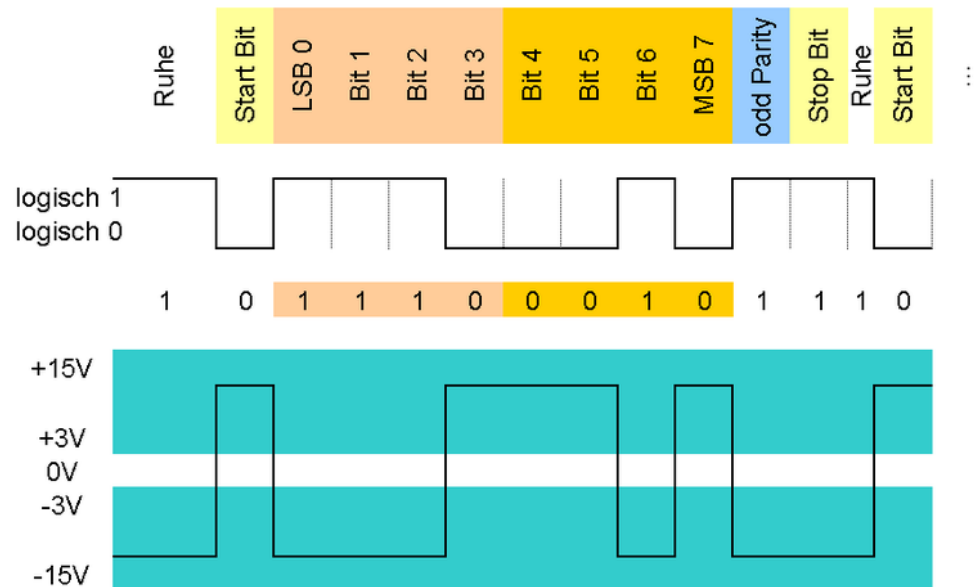
## ○ Synchronisation über den Aufbau des Datenworts

- ⇒ **Start: Startbit**
- ⇒ **1,...,n: 5 bis 8 Datenbits**
- ⇒ **P: Parität**
- ⇒ **Stopp: 1, 1.5 oder 2 Stoppbits**

Synchronisation  
Daten low & high  
Check

9600 8O1 = 9600 Baud; 8 Datenbits; odd Parity; 1 Stopbit  
ASCII "G" = \$47 = 0100 0111

Beispiel: EIA 232 (RS232)



Steuerspannung

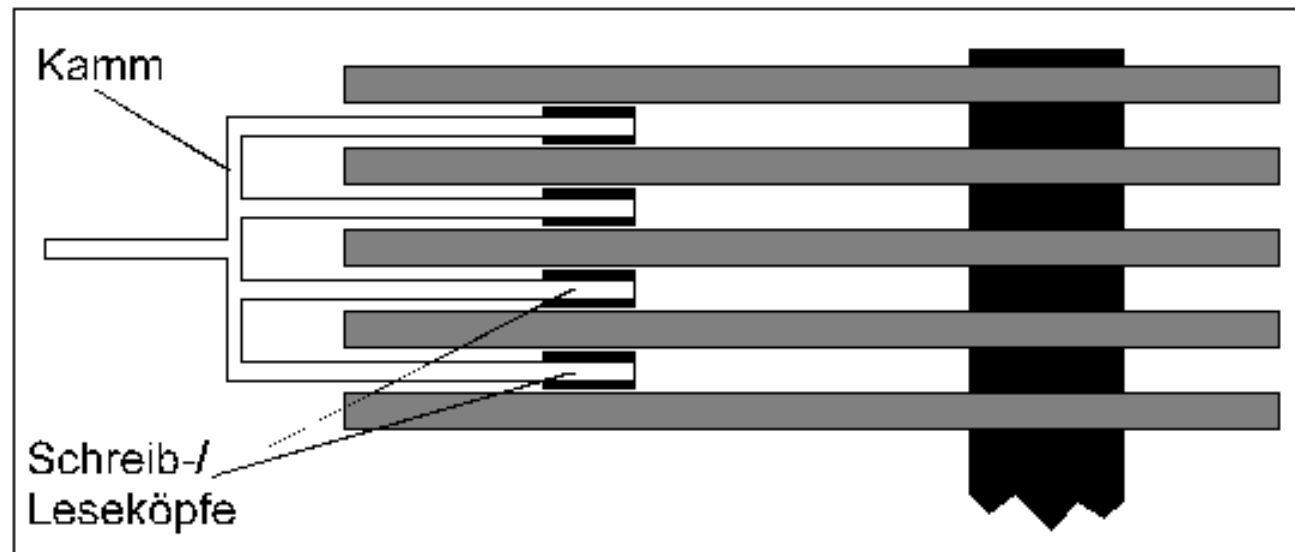
# Die RS232-Schnittstelle

---

- **RTS: request to send**
  - ⇒ Sendeteil einschalten
- **CTS: clear to send**
  - ⇒ Übertragungseinrichtung sendebereit
- **DCD: data carrier detect**
  - ⇒ Trägersignal erkannt
  - ⇒ Empfangsteil einschalten
- **DSR: data set ready**
  - ⇒ Übertragungseinrichtung betriebsbereit
- **DTR: data terminal ready**
  - ⇒ Empfangseinrichtung betriebsbereit

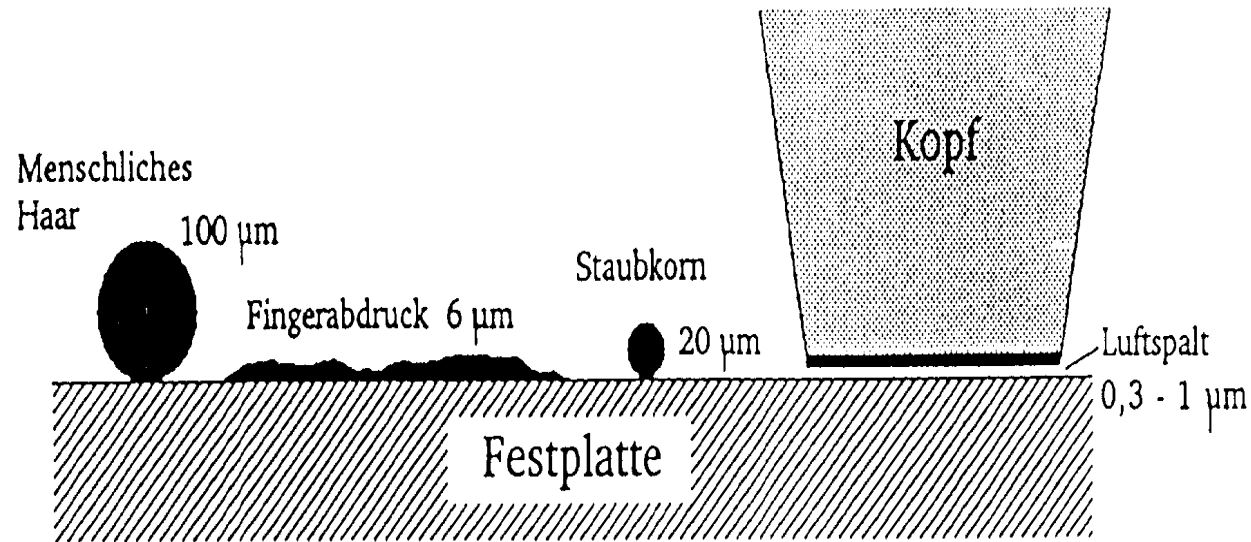


# Aufbau eines Festplatten-Laufwerks



# Größenverhältnisse im Festplatten-Laufwerk

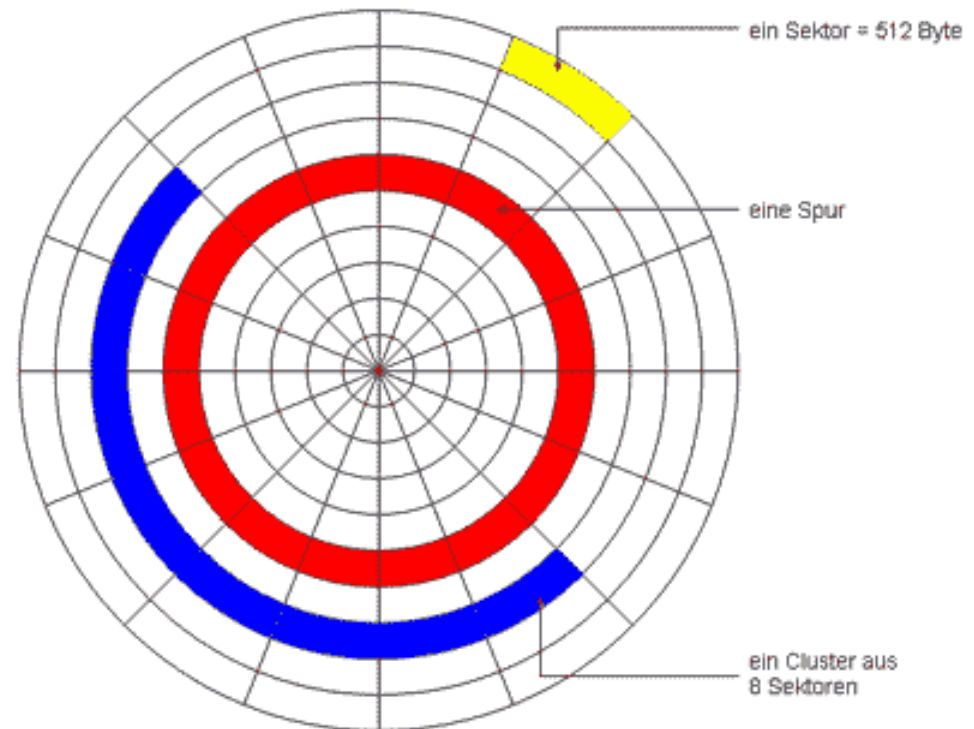
---



Größenvergleich

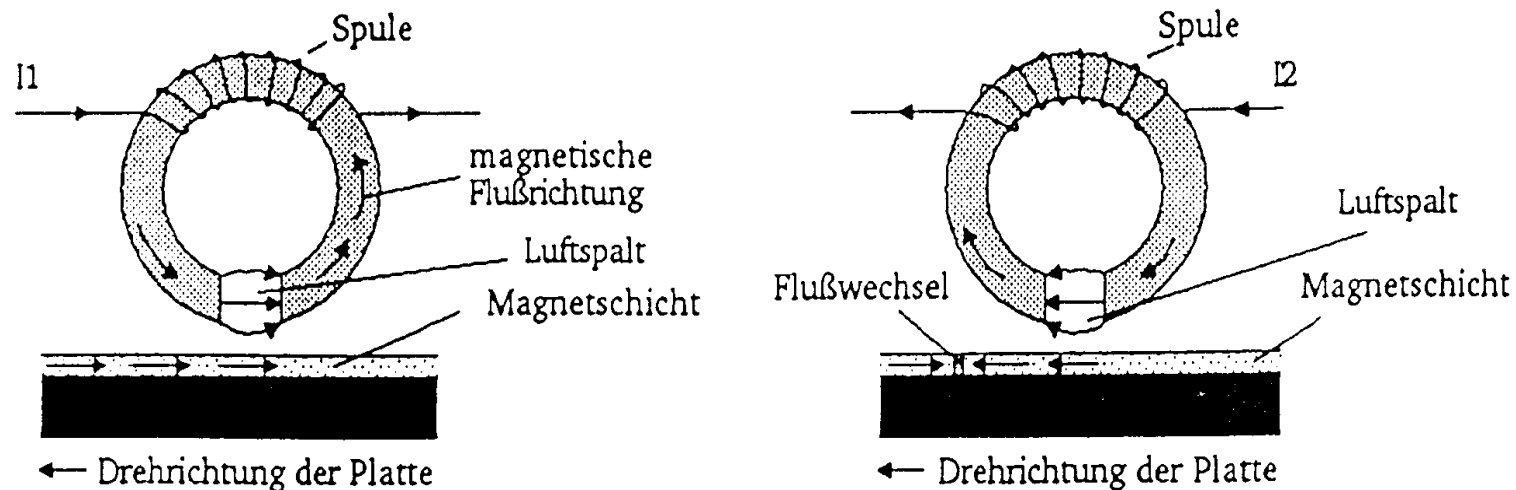
# Sektoren einer Festplatte

- **Sektor: 512 Byte**
- **Spur: „Lesestreifen“**
  - ⇒ **Sektoren auf äußeren Spuren sind flächenmäßig größer**
  - ⇒ **Trotzdem 512 Byte!**
- **Cluster: Verbund von Sektoren; Größe abhängig von der Partitionierung**



# Prinzip der Datenspeicherung

- Das Prinzip der Datenaufzeichnung besteht darin, die Oberfläche der Platte informationsabhängig zu magnetisieren.
- Zur Unterscheidung der „0“- und „1“-Bits wird die Richtung der Magnetisierung verändert. Jede Änderung der Magnetisierungsrichtung wird als flusswechsel bezeichnet.



# Zusammenfassung

---

## ○ TI1

### ⇒ Elektrotechnische Grundlagen

- **Einfache physikalische Zusammenhänge, die verwendet werden um Schaltvorgänge in Rechnersystemen durchzuführen**

### ⇒ Halbleitertechnologie

- **Funktionsweise von Dioden und Transistoren**
- **Einsatz von Transistoren als Schalter**
- **CMOS-Schaltungen**

### ⇒ Digitale Grundlagen

- **Entwurf und Darstellung von Schaltnetzen**

# Zusammenfassung

---

## ○ TI2

### ⇒ Digitaltechnik

- Optimierung von Schaltnetzen und Schaltwerken

### ⇒ Komponenten digitaler Systeme

- Funktion und Aufbau komplexer Bausteine
- Komponenten aus denen Rechnersysteme aufgebaut sind

### ⇒ Rechnerarithmetik

- Darstellung von Zahlen und Zeichen in Rechnersystemen
- Algorithmen zur Berechnung von Operationen wie die vier Grundrechenarten

### ⇒ Aufbau und Funktionsweise einfacher Rechnersysteme

- Komponenten
- Busse
- Speicher
- Peripherie