



Prüfungsaufgaben 1. Klausur

zur Vorlesung WS 2002/2003 und SS 2003

Abt. Technische Informatik

Prof. Dr. Martin Middendorf
Dr. Hans-Joachim Lieske

Datum: 31. Juli 2003

Uhrzeit: 13⁰⁰-15³⁰

Ort: H 13, H14

Aufgaben zur Klausur Grundlagen der Technische Informatik 1 und 2

Name Vorname	Matrikelnummer	Fachrichtung Immatrikulationsjahr

Ergebnisse					
	Aufgabe 1	Aufgabe 2	Aufgabe 3	Aufgabe 4	Summe
max. Punkte	20	20	20	20	80
davon erreicht					
				Note	

Datum/Unterschrift des Korrigierenden (Aufgabe 1/2):

Datum/Unterschrift des Korrigierenden (Aufgabe 2/3):

Hinweise:

Zeitdauer insgesamt 120 Minuten

Zum Bestehen der Klausur sind mindestens 40 Punkte erforderlich.

Zur Klausur Technische Informatik 1 und 2 sind keine Hilfsmittel erlaubt.

Ausnahme: Taschenrechner.

Ausländer dürfen ein Wörterbuch benutzen

1. Aufgabe (1. Semester)

Berechnung einer Transistorschaltung

Berechnen Sie folgende Schaltung.

Werte:

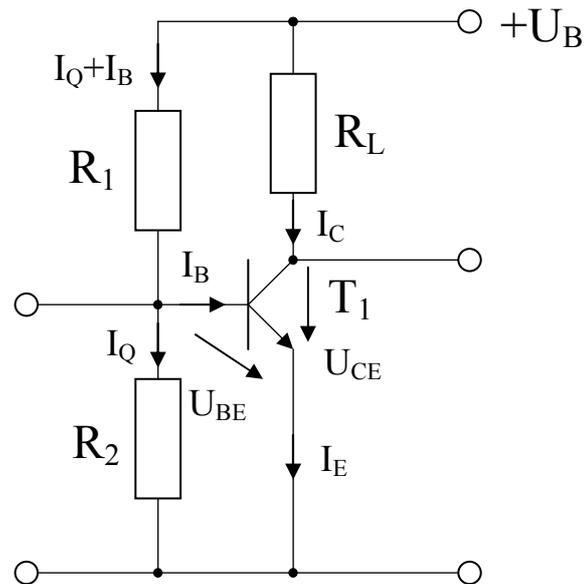
$$U_B = 6V$$

$$U_{CEA} = 3V$$

$$I_{CA} = 30mA$$

$$U_{BEA} = 0,7V$$

$$B = 500$$



Gesamtpunktzahl: 20 Punkte

Aufgaben:

- | | |
|---|-----------------|
| 1. Bestimmen Sie die Spannung U_{RL} . | 1 Punkt |
| 2. Bestimmen Sie den Strom I_{RL} . | 1 Punkt |
| 3. Bestimmen Sie den Widerstand R_L . | 1 Punkt |
| 4. Bestimmen Sie den Basisstrom I_{BA} . | 1 Punkt |
| 5. Bestimmen Sie den Querstrom I_Q . | 2 Punkte |
| 6. Bestimmen Sie die Spannung U_{R2} . | 2 Punkte |
| 7. Bestimmen Sie den Strom I_{R2} . | 2 Punkte |
| 8. Bestimmen Sie den Widerstand R_2 . | 2 Punkte |
| 9. Bestimmen Sie die Spannung U_{R1} . | 2 Punkte |
| 10. Bestimmen Sie den Strom I_{R1} . | 2 Punkte |
| 11. Bestimmen Sie den Widerstand R_1 . | 2 Punkte |
| 12. Bestimmen Sie die Verlustleistung P_V . | 2 Punkte |

Formel:

$$U = I \cdot R$$

$$B = \frac{I_c}{I_B}$$

$$I_Q = 5 \cdot I_B$$

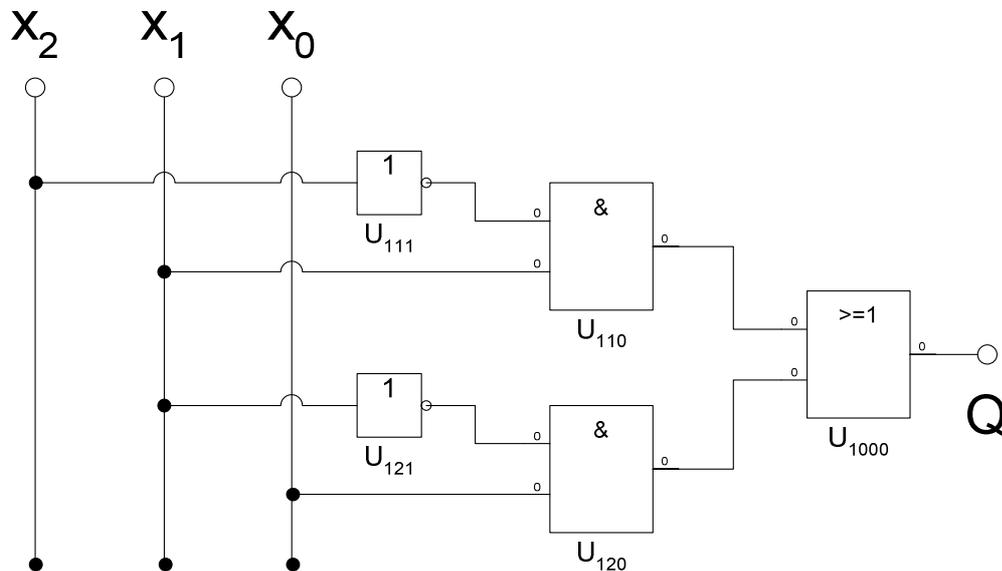
$$U_B = U_{R1} + U_{R2} = U_{RL} + U_{CE}$$

$$P_V \approx P_C = U_{CE} \cdot I_C$$

Alle Werte sind auf 3 Stellen genau zu berechnen.

2. Aufgabe (1. Semester)

Logische Gleichungen und logische Schaltungen



Gesamtpunktzahl: 20 Punkte

Aufgaben:

1. Bestimmen Sie die logische Gleichung für Q . **1 Punkt**
2. Bestimmen Sie die Wertetabelle für Q . **1 Punkt**
3. Bestimmen Sie die kanonisch disjunktive Normalform Q_{KDNF} . **2 Punkte**
4. Bestimmen Sie die kanonisch konjunktive Normalform Q_{KKNF} . **2 Punkte**
5. Bestimmen Sie das Venn-Diagramm für Q . **2 Punkte**
6. Bestimmen Sie das Zeitverhalten für Q . **2 Punkte**

7. Bestimmen Sie die Baumdarstellung für Q . **2 Punkte**
8. Bestimmen Sie das Binary Decision Diagram (BDD). **2 Punkte**
9. Bestimmen Sie das reduzierte Binary Decision Diagram (ROBDD). **2 Punkte**

10. Bestimmen Sie die logische Gleichung für Q_{NAND} mit NAND-Konversion (nur mit NAND-Gattern). **2 Punkte**
11. Bestimmen Sie die logische Gleichung für Q_{NOR} mit NOR-Konversion (nur mit NOR-Gattern). **2 Punkte**

Bemerkungen:

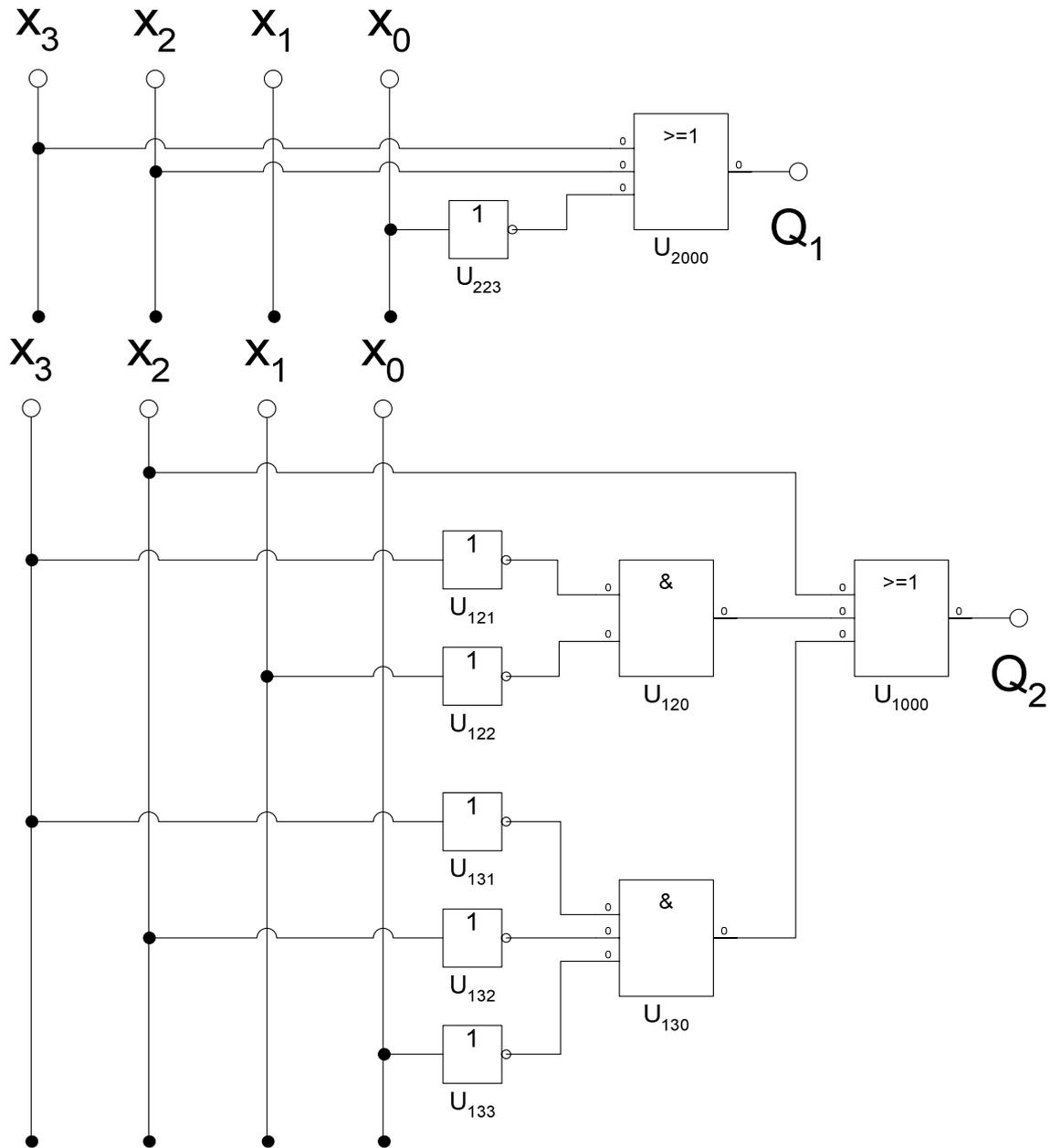
**Es sind nur AND- OR- und NOT-Gatter zu verwenden.
Diese Gatter können beliebig viele Eingänge haben.
Die NAND- und NOR-Konversionen sind aus den Normalformen durchzuführen.**

3. Aufgabe (2. Semester)

Bündelminimierung logischer Schaltungen

Gegeben sind folgende einzel-minimierte Schaltungen:

Diese Schaltungen sollen bündelminimiert werden. Dabei sind im Gegensatz zu der Übungsaufgabe **keine** Überlappungen zwischen den bündelbaren- und den nichtbündelbaren Mintermen erlaubt.



Aufgaben:

1. Bestimmen Sie die logischen Gleichungen für Q_1 und Q_2 . **1 Punkt**
2. Bestimmen Sie die Wertetabellen für Q_1 und Q_2 . **1 Punkt**
3. Bestimmen Sie die Wertetabelle für den bündelbaren Teil Q_B . **1 Punkt**
4. Bestimmen Sie die Wertetabelle für den nicht-bündelbaren Teil Q_{1NB} . **1 Punkt**
5. Bestimmen Sie die Wertetabelle für den nicht-bündelbaren Teil Q_{2NB} . **1 Punkt**
6. Bestimmen Sie das KV-Diagramm für den bündelbaren Teil Q_B . **1 Punkt**
7. Bestimmen Sie das KV-Diagramm für den nicht-bündelbaren Teil Q_{1NB} . **1 Punkt**
8. Bestimmen Sie das KV-Diagramm für den nicht-bündelbaren Teil Q_{2NB} . **1 Punkt**
9. Bestimmen Sie die minimierte logische Gleichung für den bündelbaren Teil Q_B . **2 Punkte**
10. Bestimmen Sie die minimierte logische Gleichung für den nicht-bündelbaren Teil Q_{1NB} . **2 Punkte**
11. Bestimmen Sie die minimierte logische Gleichung für den nicht-bündelbaren Teil Q_{2NB} . **2 Punkte**
12. Bestimmen Sie die gesamte minimierte logische Gleichung Q_{1ges} . **2 Punkte**
13. Bestimmen Sie die gesamte minimierte logische Gleichung Q_{2ges} . **2 Punkte**
14. Bestimmen Sie die Schaltung der bündelminimierten Konfiguration. **2 Punkte**

Bemerkungen:

Es sind nur AND- OR- und NOT-Gatter zu verwenden.

Diese Gatter können beliebig viele Eingänge haben.

Es sind keine strengen Schaltungen gefordert, d.h. es können Leitungen für die normalen- und invertierten Eingangsvariablen verwendet werden.

Überlappungen zwischen dem bündelbaren und nichtbündelbaren Teil sind nicht erlaubt.

Das heißt, daß bündelbare- und die nichtbündelbaren Teile getrennt minimiert werden müssen!

4. Aufgabe (2. Semester)

4.1. Entwurf eines 2-Bit-Multiplizierers

Entwerfen Sie die Schaltung eines Multiplizierers, der die 2-Bit-Zahlen $X=(x_1,x_0)$ und $Y=(y_1,y_0)$ zu der Zahl $Z=(z_3,z_2,z_1,z_0)$ miteinander multipliziert. Die Schaltungen sind, wenn möglich, zu minimieren. Es werden nur positive Zahlen multipliziert.

Gesamtpunktzahl: 8 Punkte

Aufgaben:

1. Bestimmen Sie die Wertetabellen für $Z=(z_3,z_2,z_1,z_0)$. **3 Punkte**
2. Bestimmen Sie die KV-Diagramme für $Z=(z_3,z_2,z_1,z_0)$. **2 Punkte**
3. Bestimmen Sie minimierte logischen Gleichungen für $Z_{\min}=(z_{3\min},z_{2\min},z_{1\min},z_{0\min})$. **3 Punkte**

Bemerkungen:

Es sind nur AND- OR- und NOT-Gatter zu verwenden.

Diese Gatter können beliebig viele Eingänge haben.

Es sind keine strengen Schaltungen gefordert, d.h. es können Leitungen für die normalen- und invertierten Eingangsvariablen verwendet werden.

4.2. Aufbau eines von-Neumann-Rechners

Gesamtpunktzahl: 12 Punkte

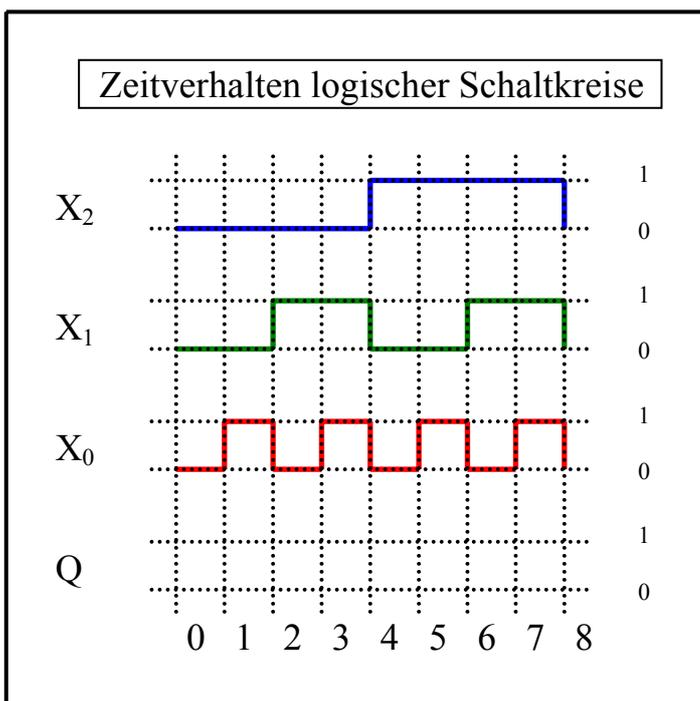
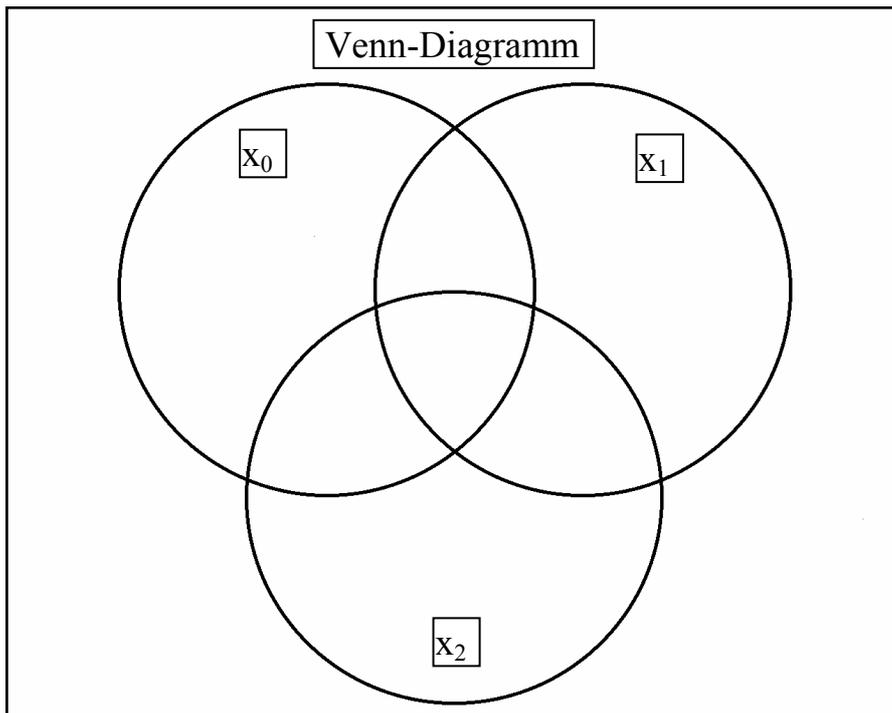
Aufgaben:

- 1.1. Skizzieren Sie den Aufbau des von-Neumann-Rechners **3 Punkte**
- 1.2. Erläutern Sie, welche Formen eines "von-Neumann-Flaschenhals" es gibt. **2 Punkte**
2. Nennen Sie vier wesentliche Unterschiede zwischen RISC und CISC Architekturen. **3 Punkte**
3. Angenommen Sie entwerfen ein Mikroprogrammsteuerwerk mit dem 6 Signalleitungen L_1, L_2, \dots, L_6 angesteuert werden sollen. Die Signalleitungen L_1 und L_2 werden nie gleichzeitig angesteuert. Ebenso werden nie zwei der Signalleitungen L_3, L_4, L_5, L_6 gleichzeitig angesteuert. Es ist möglich, dass keine der Signalleitungen angesteuert wird.

Entscheiden Sie sich für ein Design bei dem die Mikroworte nicht zu lang sind und die Dekoder nicht zu kompliziert (d.h. nicht zu viele Eingänge besitzen).

Welche Art der Mikroprogrammierung wählen Sie? Geben Sie eine mögliche Kodierung für die Mikroworte an und erläutern Sie. **4 Punkte**

Normalformen				
Wert	Eingangsvariablen x_2, x_1, x_0	Q	Minterme	Maxterme
0	000			
1	001			
2	010			
3	011			
4	100			
5	101			
6	110			
7	111			



3. Aufgabe

Name:

Matrikelnummer:

				bündelbarer Teil	nichtbündelbarer Teil	
Zahl	Eingangsvariablen x_3, x_2, x_1, x_0	Q_1	Q_2	$Q_B = Q_1 \wedge Q_2$	Q_{1NB}	Q_{2NB}
0	0000					
1	0001					
2	0010					
3	0011					
4	0100					
5	0101					
6	0110					
7	0111					
8	1000					
9	1001					
10	1010					
11	1011					
12	1100					
13	1101					
14	1110					
15	1111					

3. Aufgabe

Name:

Matrikelnummer:

		x_0					
		0	1	1	0		
x_3	0	0	1	5	4	0	x_1
	0	2	3	7	6	1	
	1	10	11	15	14	1	
	1	8	9	13	12	0	
		0	0	1	1		
		x_2					

		x_0					
		0	1	1	0		
x_3	0	0	1	5	4	0	x_1
	0	2	3	7	6	1	
	1	10	11	15	14	1	
	1	8	9	13	12	0	
		0	0	1	1		
		x_2					

3. Aufgabe

Name:

Matrikelnummer:

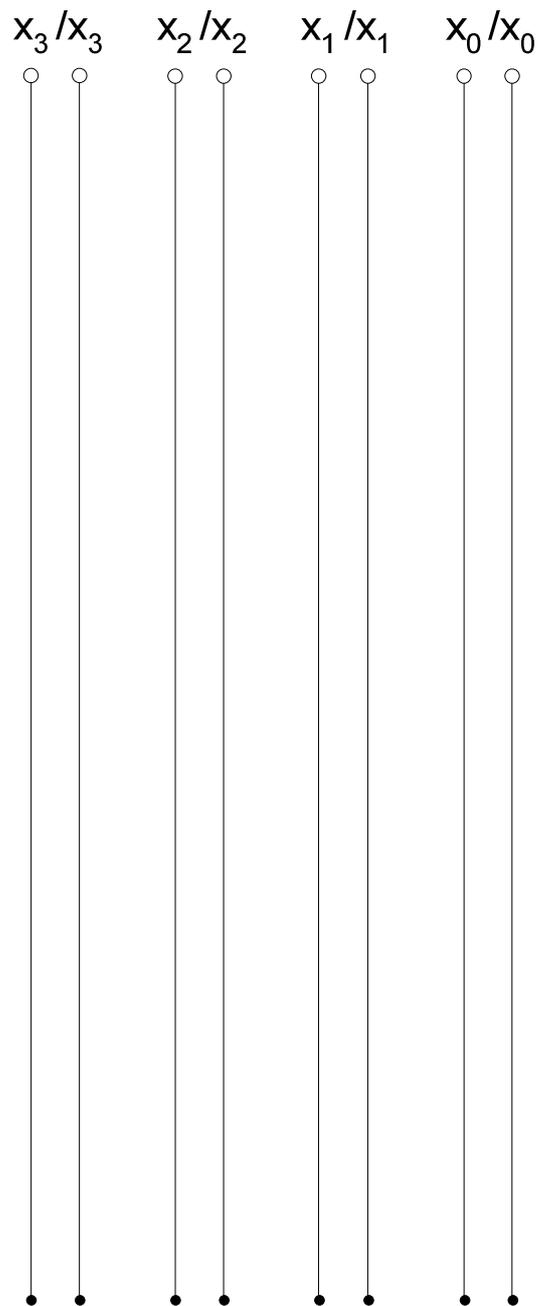
		x_0					
		0	1	1	0		
x_3	0	0	1	5	4	0	x_1
	0	2	3	7	6	1	
	1	10	11	15	14	1	
	1	8	9	13	12	0	
		0	0	1	1		
		x_2					

		x_0					
		0	1	1	0		
x_3	0	0	1	5	4	0	x_1
	0	2	3	7	6	1	
	1	10	11	15	14	1	
	1	8	9	13	12	0	
		0	0	1	1		
		x_2					

3. Aufgabe

Name:

Matrikelnummer:



Nr.	Eingänge		Ausgänge				
	y_1, y_0	x_1, x_0	Z	z_3	z_2	z_1	z_0
0	00	00					
1	00	01					
2	00	10					
3	00	11					
4	01	00					
5	01	01					
6	01	10					
7	01	11					
8	10	00					
9	10	01					
10	10	10					
11	10	11					
12	11	00					
13	11	01					
14	11	10					
15	11	11					

4. Aufgabe

Name:

Matrikelnummer:

		x_0					
		0	1	1	0		
y_1	0	0	1	5	4	0	x_1
	0	2	3	7	6	1	
	1	10	11	15	14	1	
	1	8	9	13	12	0	
		0	0	1	1		
		y_0					

		x_0					
		0	1	1	0		
y_1	0	0	1	5	4	0	x_1
	0	2	3	7	6	1	
	1	10	11	15	14	1	
	1	8	9	13	12	0	
		0	0	1	1		
		y_0					

4. Aufgabe

Name:

Matrikelnummer:

		x_0					
		0	1	1	0		
y_1	0	0	1	5	4	0	x_1
	0	2	3	7	6	1	
	1	10	11	15	14	1	
	1	8	9	13	12	0	
		0	0	1	1		
		y_0					

		x_0					
		0	1	1	0		
y_1	0	0	1	5	4	0	x_1
	0	2	3	7	6	1	
	1	10	11	15	14	1	
	1	8	9	13	12	0	
		0	0	1	1		
		y_0					

Lösung: 1. Aufgabe (1. Semester)

Berechnung einer Transistorschaltung

Aufgaben:

1. Bestimmen Sie die Spannung U_{RL} .

$$U_{RL} = U_B - U_{CEA}$$
$$U_{RL} = 6V - 3V = 3V$$

2. Bestimmen Sie den Strom I_{RL} .

$$I_{RL} = I_{CA}$$
$$I_{RL} = 30mA$$

3. Bestimmen Sie den Widerstand R_L .

$$R_L = \frac{U_{RL}}{I_{RL}}$$
$$R_L = \frac{3V}{30mA} = 100\Omega$$

4. Bestimmen Sie den Basisstrom I_{BA} .

$$I_{BA} = \frac{I_{CA}}{B}$$
$$I_{BA} = \frac{30mA}{500} = 60\mu A$$

5. Bestimmen Sie den Querstrom I_Q .

$$I_Q = 5 \cdot I_B$$
$$I_Q = 5 \cdot 60\mu A = 300\mu A$$

6. Bestimmen Sie die Spannung U_{R2} .

$$U_{R2} = U_{BEA}$$
$$U_{R2} = 0.7V$$

7. Bestimmen Sie den Strom I_{R2} .

$$I_{R2} = I_Q$$
$$I_{R2} = 300\mu A$$

8. Bestimmen Sie den Widerstand R_2 .

$$R_2 = \frac{U_{R2}}{I_{R2}}$$
$$R_2 = \frac{0,7V}{300\mu A} = 2,33k\Omega$$

9. Bestimmen Sie die Spannung U_{R1} .

$$U_{R1} = U_B - U_{BEA}$$
$$U_{R1} = 6V - 0.7V = 5,3V$$

10. Bestimmen Sie den Strom I_{R1} .

$$I_{R1} = I_Q + I_B$$
$$I_{R1} = 300\mu A + 60\mu A = 360\mu A$$

11. Bestimmen Sie den Widerstand R_1 .

$$R_1 = \frac{U_{R1}}{I_{R1}}$$
$$R_1 = \frac{5,3V}{360\mu A} = 14,7k\Omega$$

12. Bestimmen Sie die Verlustleistung P_V .

$$P_V \approx P_C = U_{CEA} \cdot I_{CA}$$
$$P_V \approx 3V \cdot 30mA = 90mW$$

Lösung: 2. Aufgabe (1. Semester)

Logische Gleichungen und logische Schaltungen

Aufgaben:

1. Bestimmen Sie die logische Gleichung für Q.

$$Q = f(x_2, x_1, x_0) = \bar{x}_2 x_1 \vee \bar{x}_1 x_0$$

2. Bestimmen Sie die Wertetabelle für Q.
3. Bestimmen Sie die kanonisch disjunktive Normalform Q_{KDNF} .
4. Bestimmen Sie die kanonisch konjunktive Normalform Q_{KKNF} .

$$Q = f(x_2, x_1, x_0) = \bar{x}_2 x_1 \vee \bar{x}_1 x_0$$

$$\bar{x}_2 x_1 \leftrightarrow 01a \Rightarrow 011 \text{ und } 010 \Rightarrow \text{MINt}(3,2)$$

$$\bar{x}_1 x_0 \leftrightarrow a01 \Rightarrow 101 \text{ und } 001 \Rightarrow \text{MINt}(5,1)$$

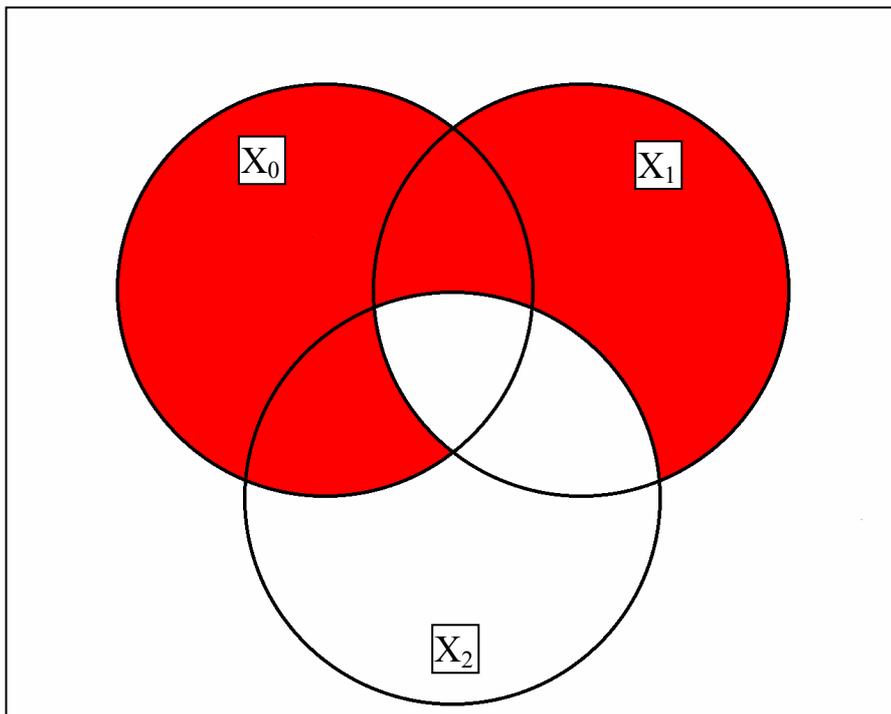
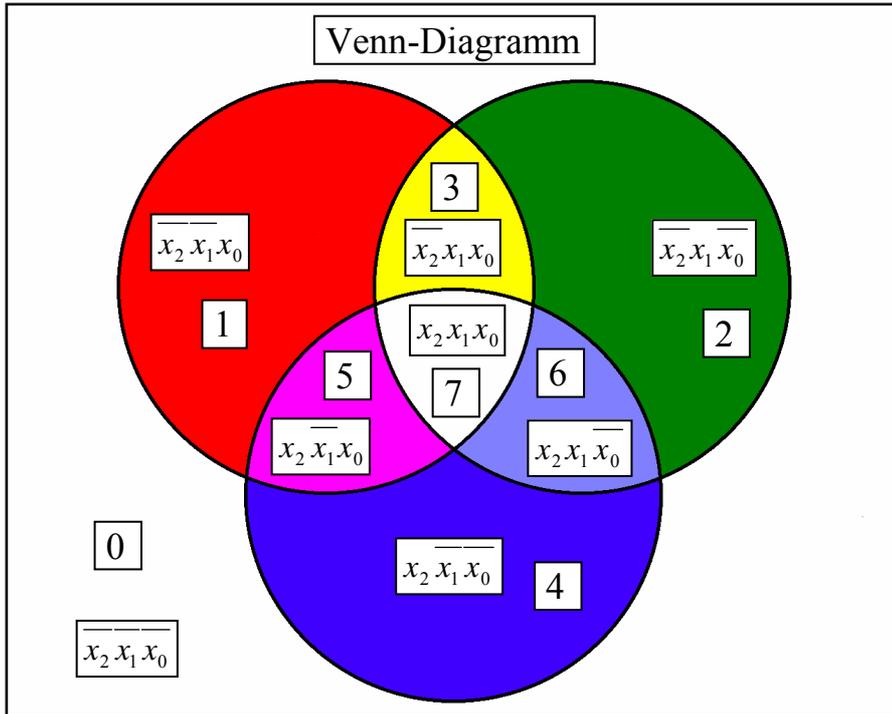
$$Q = \text{MINt}(1,2,3,5)$$

Normalformen				
Wert	Eingangsvariablen x_2, x_1, x_0	Q	Minterme	Maxterme
0	000			$x_2 \vee x_1 \vee x_0$
1	001	1	$\bar{x}_2 \bar{x}_1 x_0$	
2	010	1	$\bar{x}_2 x_1 \bar{x}_0$	
3	011	1	$\bar{x}_2 x_1 x_0$	
4	100			$\bar{x}_2 \vee x_1 \vee x_0$
5	101	1	$x_2 \bar{x}_1 x_0$	
6	110			$\bar{x}_2 \vee \bar{x}_1 \vee x_0$
7	111			$\bar{x}_2 \vee \bar{x}_1 \vee \bar{x}_0$

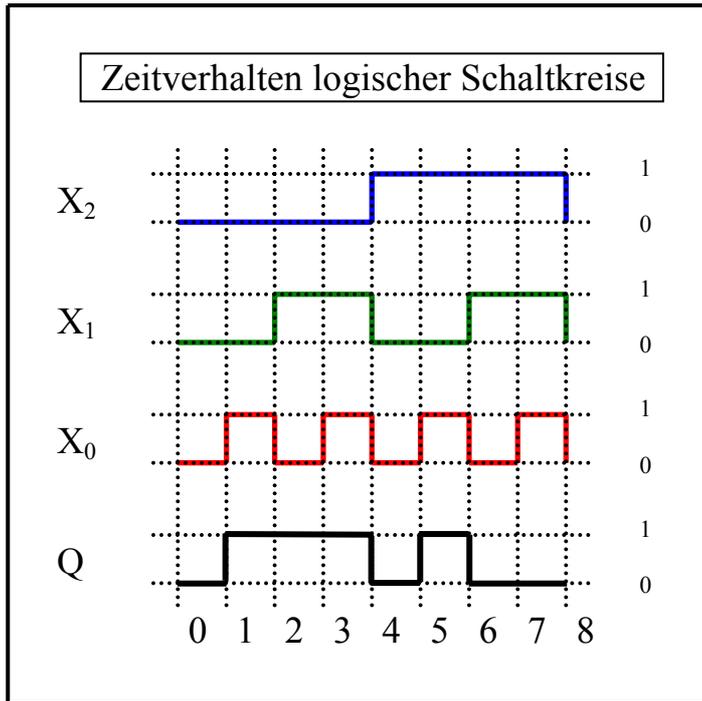
$$Q_{KDNF} = \bar{x}_2 \bar{x}_1 x_0 \vee \bar{x}_2 x_1 \bar{x}_0 \vee \bar{x}_2 x_1 x_0 \vee x_2 \bar{x}_1 x_0$$

$$Q_{KKNF} = (x_2 \vee x_1 \vee x_0) \wedge (\bar{x}_2 \vee x_1 \vee x_0) \wedge (\bar{x}_2 \vee \bar{x}_1 \vee x_0) \wedge (\bar{x}_2 \vee \bar{x}_1 \vee \bar{x}_0)$$

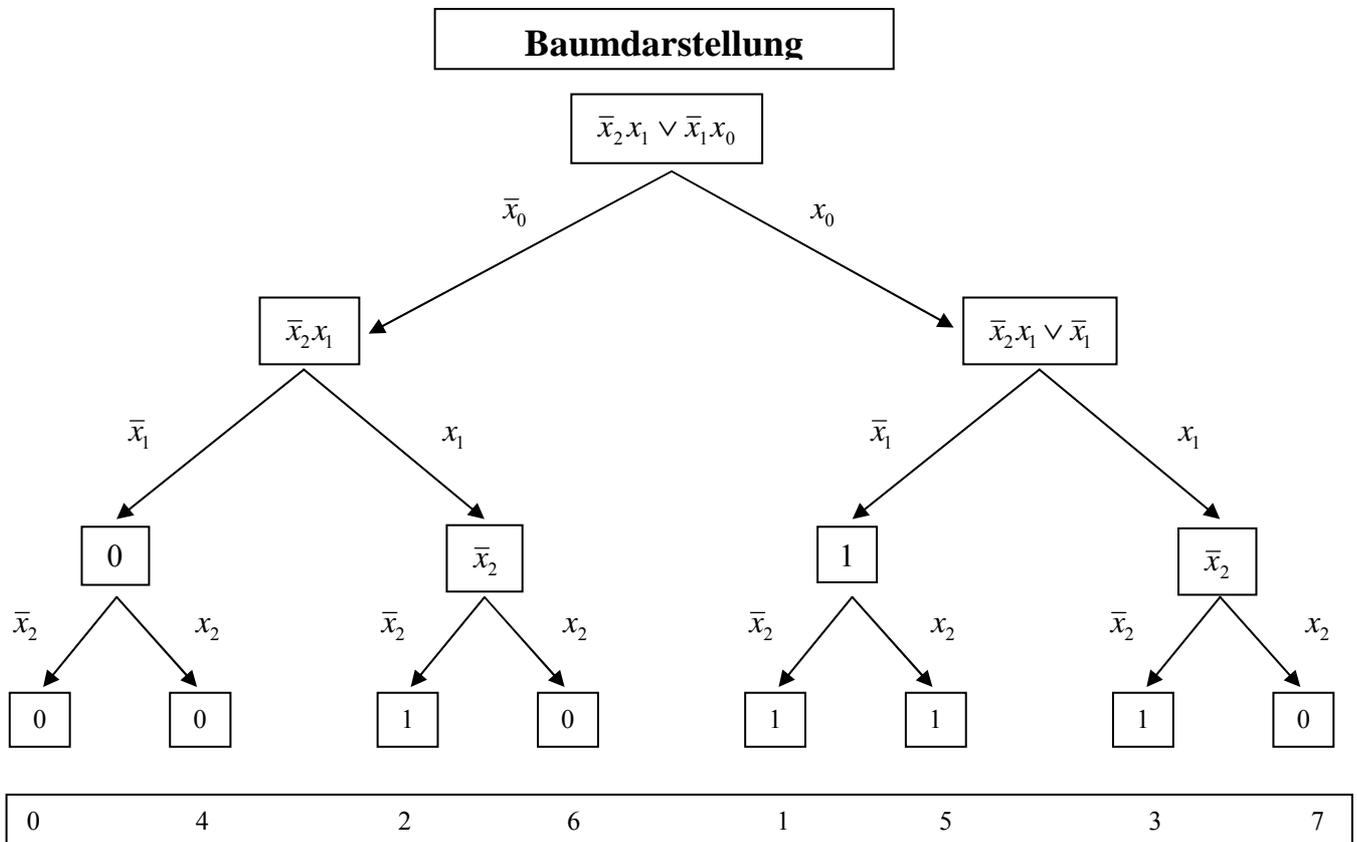
5. Bestimmen Sie das Venn-Diagramm für Q.



6. Bestimmen Sie das Zeitverhalten für Q.

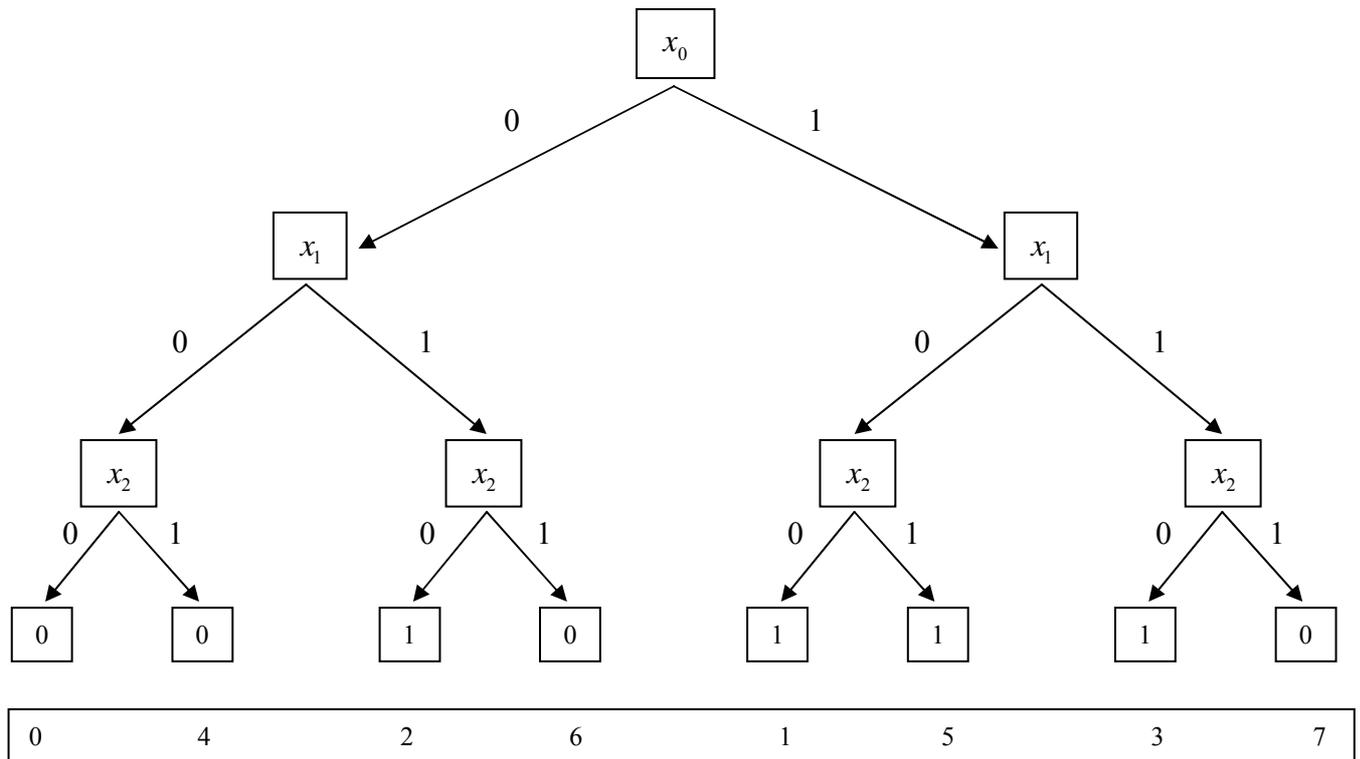


7. Bestimmen Sie die Baumdarstellung für Q.

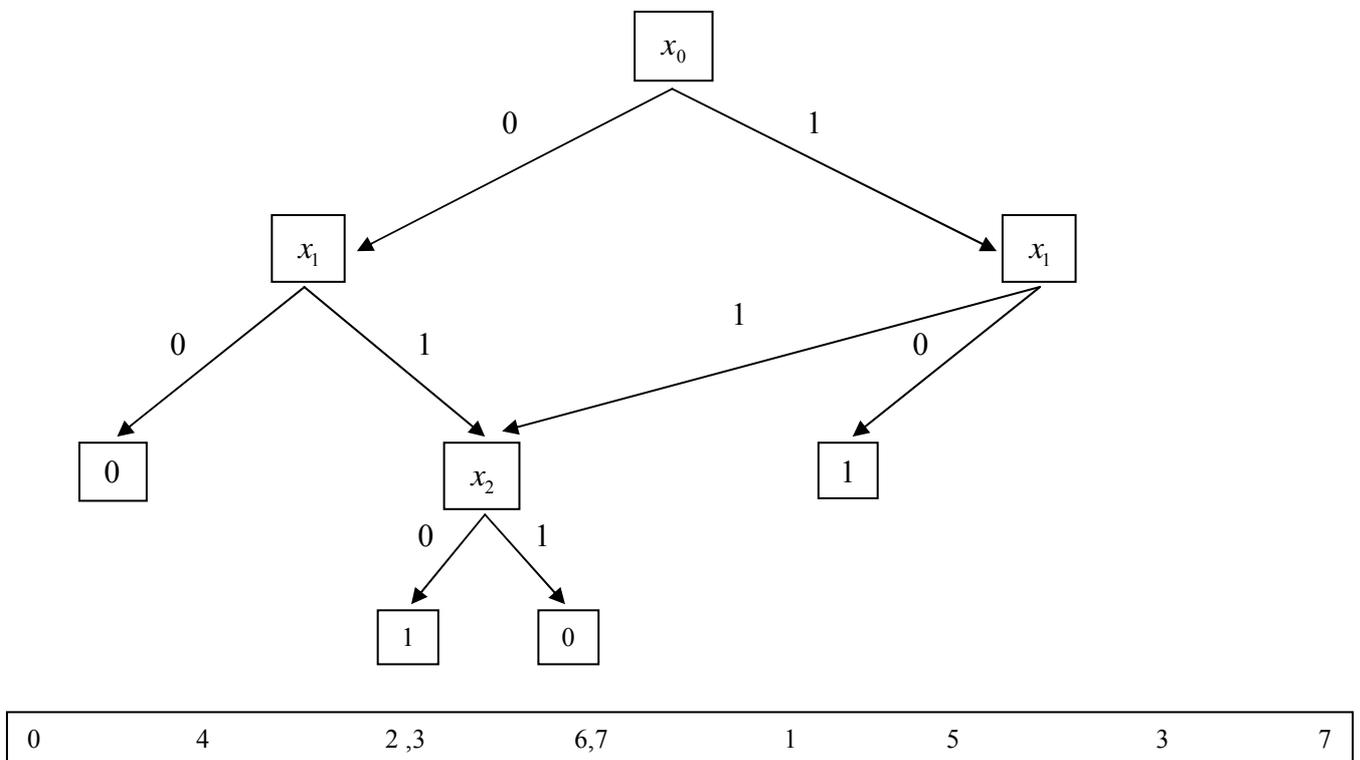


8. Bestimmen Sie das Binary Decision Diagram (BDD).
9. Bestimmen Sie das reduzierte Binary Decision Diagram (ROBDD).

Binary Decision Diagram (BDD)



Reduced Ordered BDD (ROBDD)



10. Bestimmen Sie die logische Gleichung für Q_{NAND} mit NAND-Konversion (nur mit NAND-Gattern).

$$\begin{aligned}
 Q_{\text{KDNF}} &= \bar{x}_2 \bar{x}_1 x_0 \vee \bar{x}_2 x_1 \bar{x}_0 \vee \bar{x}_2 x_1 x_0 \vee x_2 \bar{x}_1 x_0 \\
 Q_{\text{NAND}} &= \overline{\bar{x}_2 \bar{x}_1 x_0 \vee \bar{x}_2 x_1 \bar{x}_0 \vee \bar{x}_2 x_1 x_0 \vee x_2 \bar{x}_1 x_0} \\
 &= \overline{\bar{x}_2 \bar{x}_1 x_0} \wedge \overline{\bar{x}_2 x_1 \bar{x}_0} \wedge \overline{\bar{x}_2 x_1 x_0} \wedge \overline{x_2 \bar{x}_1 x_0} \\
 &= \text{NAND}_4[\text{NAND}_3(\bar{x}_2 \bar{x}_1 x_0), \text{NAND}_3(\bar{x}_2 x_1 \bar{x}_0), \text{NAND}_3(\bar{x}_2 x_1 x_0), \text{NAND}_3(x_2 \bar{x}_1 x_0)]
 \end{aligned}$$

11. Bestimmen Sie die logische Gleichung für Q_{NOR} mit NOR-Konversion (nur mit NOR-Gattern).

$$\begin{aligned}
 Q_{\text{KKNF}} &= (x_2 \vee x_1 \vee x_0) \wedge (\bar{x}_2 \vee x_1 \vee x_0) \wedge (\bar{x}_2 \vee \bar{x}_1 \vee x_0) \wedge (\bar{x}_2 \vee \bar{x}_1 \vee \bar{x}_0) \\
 Q_{\text{NOR}} &= \overline{(x_2 \vee x_1 \vee x_0) \wedge (\bar{x}_2 \vee x_1 \vee x_0) \wedge (\bar{x}_2 \vee \bar{x}_1 \vee x_0) \wedge (\bar{x}_2 \vee \bar{x}_1 \vee \bar{x}_0)} \\
 &= \overline{(x_2 \vee x_1 \vee x_0)} \vee \overline{(\bar{x}_2 \vee x_1 \vee x_0)} \vee \overline{(\bar{x}_2 \vee \bar{x}_1 \vee x_0)} \vee \overline{(\bar{x}_2 \vee \bar{x}_1 \vee \bar{x}_0)} \\
 &= \text{NOR}_4[\text{NOR}_3(x_2 \vee x_1 \vee x_0), \text{NOR}_3(\bar{x}_2 \vee x_1 \vee x_0), \text{NOR}_3(\bar{x}_2 \vee \bar{x}_1 \vee x_0), \text{NOR}_3(\bar{x}_2 \vee \bar{x}_1 \vee \bar{x}_0)]
 \end{aligned}$$

Lösung: 3. Aufgabe (2. Semester)

Bündelminimierung logischer Schaltungen

1. Bestimmen Sie die logischen Gleichungen für Q_1 und Q_2 .

$$Q_1 = f_1(x_3, x_2, x_1, x_0) = x_3 \vee x_2 \vee \bar{x}_0$$

$$Q_2 = f_2(x_3, x_2, x_1, x_0) = x_2 \vee \bar{x}_3 \bar{x}_1 \vee \bar{x}_3 \bar{x}_2 \bar{x}_0$$

2. Bestimmen Sie die Wertetabellen für Q_1 und Q_2 .
3. Bestimmen Sie die Wertetabelle für den bündelbaren Teil Q_B .
4. Bestimmen Sie die Wertetabelle für den nicht-bündelbaren Teil Q_{1NB} .
5. Bestimmen Sie die Wertetabelle für den nicht-bündelbaren Teil Q_{2NB} .

$$Q_1 = f_1(x_3, x_2, x_1, x_0) = x_3 \vee x_2 \vee \bar{x}_0$$

$$\begin{aligned} x_3 \leftrightarrow 1abc &\Rightarrow 11bc \\ &\Rightarrow 111c \Rightarrow 1111 \text{ und } 1110 \Rightarrow \text{MINt (15,14)} \\ &\Rightarrow 110c \Rightarrow 1101 \text{ und } 1100 \Rightarrow \text{MINt (13,12)} \end{aligned}$$

$$\begin{aligned} x_3 \leftrightarrow 1abc &\Rightarrow 10bc \\ &\Rightarrow 101c \Rightarrow 1011 \text{ und } 1010 \Rightarrow \text{MINt (11,10)} \\ &\Rightarrow 100c \Rightarrow 1001 \text{ und } 1000 \Rightarrow \text{MINt (9,8)} \end{aligned}$$

$$\begin{aligned} x_2 \leftrightarrow a1bc &\Rightarrow 11bc \\ &\Rightarrow 111c \Rightarrow 1111 \text{ und } 1110 \Rightarrow \text{MINt (15,14)} \\ &\Rightarrow 110c \Rightarrow 1101 \text{ und } 1100 \Rightarrow \text{MINt (13,12)} \end{aligned}$$

$$\begin{aligned} x_2 \leftrightarrow a1bc &\Rightarrow 01bc \\ &\Rightarrow 011c \Rightarrow 0111 \text{ und } 0110 \Rightarrow \text{MINt (7,6)} \\ &\Rightarrow 010c \Rightarrow 0101 \text{ und } 0100 \Rightarrow \text{MINt (5,4)} \end{aligned}$$

$$\begin{aligned} \bar{x}_0 \leftrightarrow abc0 &\Rightarrow 1bc0 \\ &\Rightarrow 11c0 \Rightarrow 1110 \text{ und } 1100 \Rightarrow \text{MINt (14,12)} \\ &\Rightarrow 10c0 \Rightarrow 1010 \text{ und } 1000 \Rightarrow \text{MINt (10,8)} \end{aligned}$$

$$\begin{aligned} \bar{x}_0 \leftrightarrow abc0 &\Rightarrow 0bc0 \\ &\Rightarrow 01c0 \Rightarrow 0110 \text{ und } 0100 \Rightarrow \text{MINt (6,4)} \\ &\Rightarrow 00c0 \Rightarrow 0010 \text{ und } 0000 \Rightarrow \text{MINt (2,0)} \end{aligned}$$

$$Q_1 = \text{MINt (0,2,4,5,6,7,8,9,10,11,12,13,14,15)}$$

$$Q_2 = f_2(x_3, x_2, x_1, x_0) = x_2 \vee \bar{x}_3 \bar{x}_1 \vee \bar{x}_3 \bar{x}_2 \bar{x}_0$$

$$x_2 \leftrightarrow abc \Rightarrow 11bc$$

$$\Rightarrow 111c \Rightarrow 1111 \text{ und } 1110 \Rightarrow \text{MINt}(15,14)$$

$$\Rightarrow 110c \Rightarrow 1101 \text{ und } 1100 \Rightarrow \text{MINt}(13,12)$$

$$x_2 \leftrightarrow abc \Rightarrow 01bc$$

$$\Rightarrow 011c \Rightarrow 0111 \text{ und } 0110 \Rightarrow \text{MINt}(7,6)$$

$$\Rightarrow 010c \Rightarrow 0101 \text{ und } 0100 \Rightarrow \text{MINt}(5,4)$$

$$\bar{x}_3 \bar{x}_1 \leftrightarrow 0a0b \Rightarrow 010b \Rightarrow 0101 \text{ und } 0100 \Rightarrow \text{MINt}(5,4)$$

$$\bar{x}_3 \bar{x}_1 \leftrightarrow 0a0b \Rightarrow 000b \Rightarrow 0001 \text{ und } 0000 \Rightarrow \text{MINt}(1,0)$$

$$\bar{x}_3 \bar{x}_2 \bar{x}_0 \leftrightarrow 00a0 \Rightarrow 0010 \text{ und } 0000 \Rightarrow \text{MINt}(2,0)$$

$$Q_2 = \text{MINt}(0,1,2,4,5,6,7,12,13,14,15)$$

Zahl	Eingangsvariablen x_3, x_2, x_1, x_0	Q_1	Q_2	bündelbarer Teil		nichtbündelbarer Teil	
				$Q_B = Q_1 \wedge Q_2$	Q_{1NB}	Q_{2NB}	
0	0000	1	1	1			
1	0001		1			1	
2	0010	1	1	1			
3	0011						
4	0100	1	1	1			
5	0101	1	1	1			
6	0110	1	1	1			
7	0111	1	1	1			
8	1000	1			1		
9	1001	1			1		
10	1010	1			1		
11	1011	1			1		
12	1100	1	1	1			
13	1101	1	1	1			
14	1110	1	1	1			
15	1111	1	1	1			

6. Bestimmen Sie das KV-Diagramm für den bündelbaren Teil Q_B .
7. Bestimmen Sie das KV-Diagramm für den nicht-bündelbaren Teil Q_{1NB} .
8. Bestimmen Sie das KV-Diagramm für den nicht-bündelbaren Teil Q_{2NB} .

Q_B		x_0					
		0	1	1	0		
x_3	0	1		1	1	0	x_1
	0	0	1	5	4	1	
	1	2	3	7	6	1	
	1	10	11	15	14	0	
		8	9	13	12		
		0	0	1	1		
		x_2					

$$Q_B = x_2 \vee \bar{x}_3 \bar{x}_2 \bar{x}_0$$

Q_{1NB}		x_0					
		0	1	1	0		
x_3	0	0		5	4	0	x_1
	0	2	3	7	6	1	
	1	1	1	15	14	1	
	1	10	11	13	12	0	
		8	9	13	12		
		0	0	1	1		

$$Q_{1NB} = x_3 \bar{x}_2$$

	x_2	
--	-------	--

Q_{2NB}		x_0					
		0	1	1	0		
x_3	0	0	1	5	4	0	x_1
	0	2	3	7	6	1	
	1	10	11	15	14	1	
	1	8	9	13	12	0	
		0	0	1	1		
		x_2					

$$Q_{2NB} = \bar{x}_3 \bar{x}_2 \bar{x}_1 x_0$$

9. Bestimmen Sie die minimierte logische Gleichung für den bündelbaren Teil Q_B .
10. Bestimmen Sie die minimierte logische Gleichung für den nicht-bündelbaren Teil Q_{1NB} .
11. Bestimmen Sie die minimierte logische Gleichung für den nicht-bündelbaren Teil Q_{2NB} .

$$Q_B = x_2 \vee \bar{x}_3 \bar{x}_2 \bar{x}_0$$

$$Q_{1NB} = x_3 \bar{x}_2$$

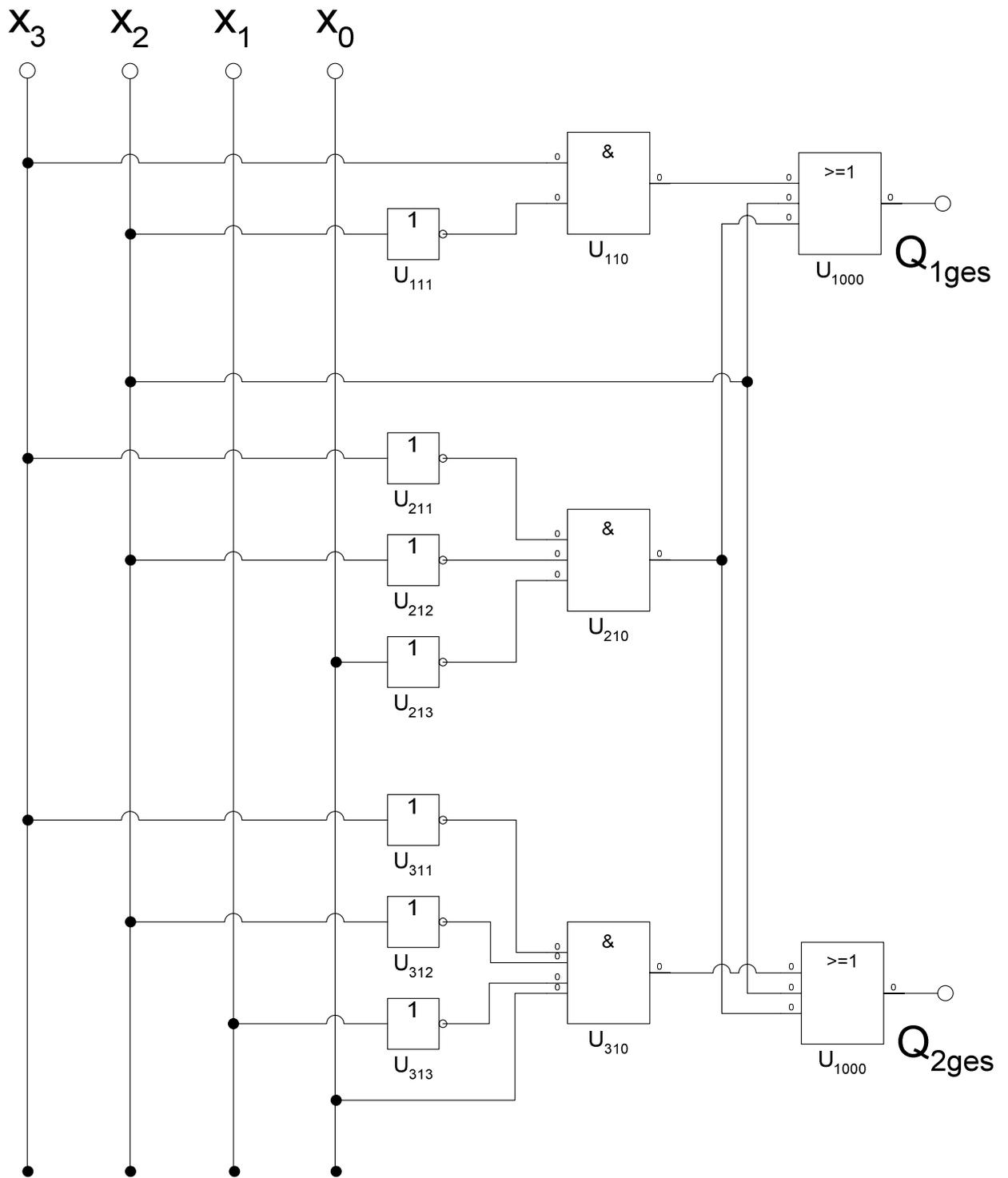
$$Q_{2NB} = \bar{x}_3 \bar{x}_2 \bar{x}_1 x_0$$

12. Bestimmen Sie die gesamte minimierte logische Gleichung Q_{1ges} .
13. Bestimmen Sie die gesamte minimierte logische Gleichung Q_{2ges} .

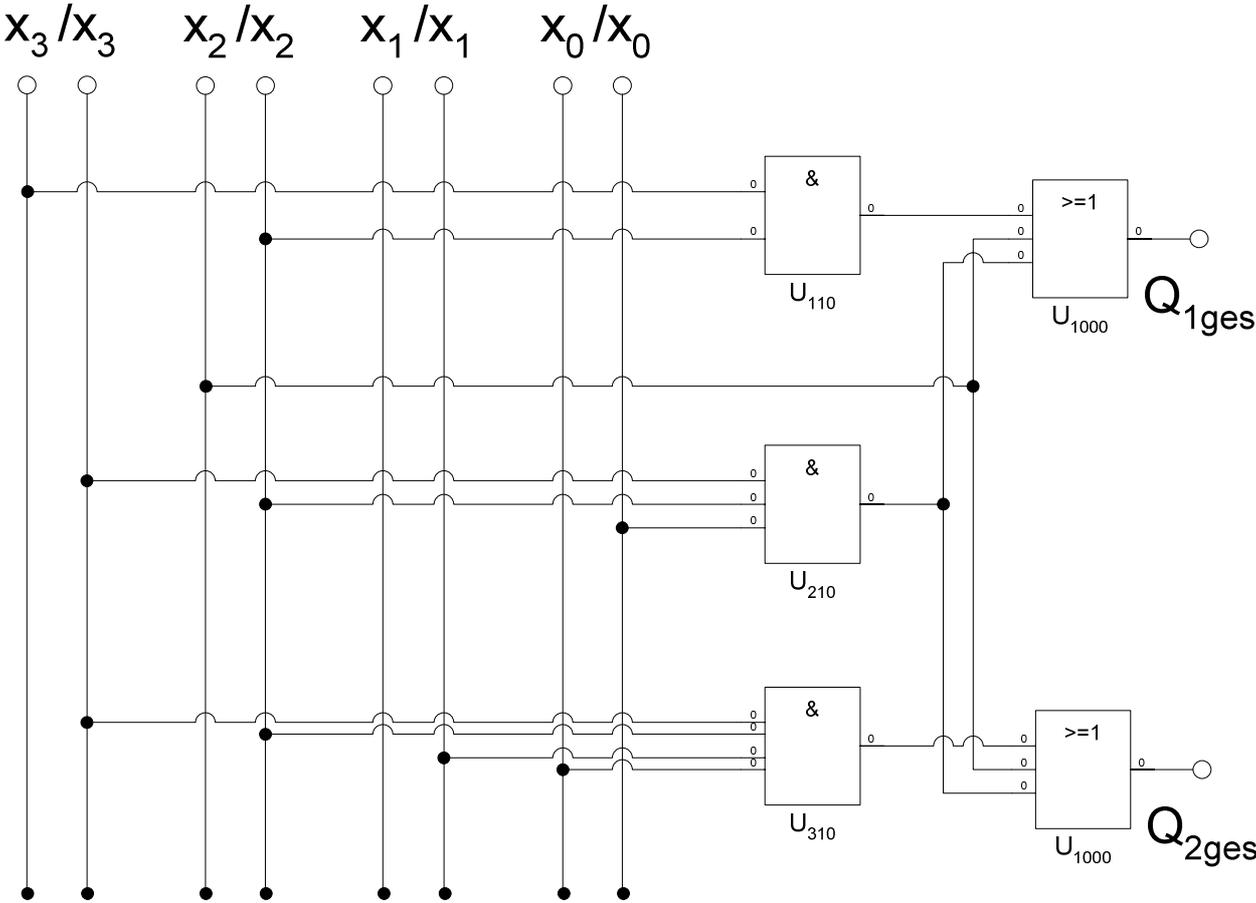
$$Q_{1ges} = Q_{1NB} \vee Q_B = x_3 \bar{x}_2 \vee x_2 \vee \bar{x}_3 \bar{x}_2 \bar{x}_0$$

$$Q_{2ges} = Q_{2NB} \vee Q_B = \bar{x}_3 \bar{x}_2 \bar{x}_1 x_0 \vee x_2 \vee \bar{x}_3 \bar{x}_2 \bar{x}_0$$

14. Bestimmen Sie die Schaltung der bündelminimierten Konfiguration.



oder:



Lösung: 4 Aufgabe (2. Semester)

4.1. Entwurf eines 2-Bit-Multiplizierers

- Bestimmen Sie die Wertetabellen für $Z=(z_3,z_2,z_1,z_0)$.

Nr.	Eingänge		Ausgänge				
	y_1, y_0	x_1, x_0	Z	z_3	z_2	z_1	z_0
0	00	00	0	0	0	0	0
1	00	01	0	0	0	0	0
2	00	10	0	0	0	0	0
3	00	11	0	0	0	0	0
4	01	00	0	0	0	0	0
5	01	01	1	0	0	0	1
6	01	10	2	0	0	1	0
7	01	11	3	0	0	1	1
8	10	00	0	0	0	0	0
9	10	01	2	0	0	1	0
10	10	10	4	0	1	0	0
11	10	11	6	0	1	1	0
12	11	00	0	0	0	0	0
13	11	01	3	0	0	1	1
14	11	10	6	0	1	1	0
15	11	11	9	1	0	0	1

2. Bestimmen Sie die KV-Diagramme für $Z=(z_3, z_2, z_1, z_0)$.

Z₃		x₀					
		0	1	1	0		
y₁	0	0	1	5	4	0	x₁
	0	2	3	7	6	1	
	1	10	11	15	14	1	
	1	8	9	13	12	0	
		0	0	1	1		
		y₀					

$$z_3 = y_1 \bar{y}_0 \bar{x}_1 x_0$$

Z₂		x₀					
		0	1	1	0		
y₁	0	0	1	5	4	0	x₁
	0	2	3	7	6	1	
	1	10	11	15	14	1	
	1	8	9	13	12	0	
		0	0	1	1		
		y₀					

$$z_2 = y_1 \bar{y}_0 x_1 \vee y_1 x_1 \bar{x}_0$$

Z₁		x₀					
		0	1	1	0		
y₁	0	0	1	5	4	0	x₁
	0	2	3	7	6	1	
	1	10	11	15	14	1	
	1	8	9	13	12	0	
		0	0	1	1		
		y₀					

$$z_1 = \bar{y}_1 y_0 x_1 \vee y_0 x_1 \bar{x}_0 \vee y_1 \bar{y}_0 x_0 \vee y_1 \bar{x}_1 x_0$$

Z₀		x₀					
		0	1	1	0		
y₁	0	0	1	5	4	0	x₁
	0	2	3	7	6	1	
	1	10	11	15	14	1	
	1	8	9	13	12	0	
		0	0	1	1		
		y₀					

$$z_0 = y_0 x_0$$

3. Bestimmen Sie minimierte logischen Gleichungen für $Z_{\min}=(z_{3\min},z_{2\min},z_{1\min},z_{0\min})$.

$$z_3 = y_1 \bar{y}_0 \bar{x}_1 x_0$$

$$z_2 = y_1 \bar{y}_0 x_1 \vee y_1 x_1 \bar{x}_0$$

$$z_1 = \bar{y}_1 y_0 x_1 \vee y_0 x_1 \bar{x}_0 \vee y_1 \bar{y}_0 x_0 \vee y_1 \bar{x}_1 x_0$$

$$z_0 = y_0 x_0$$

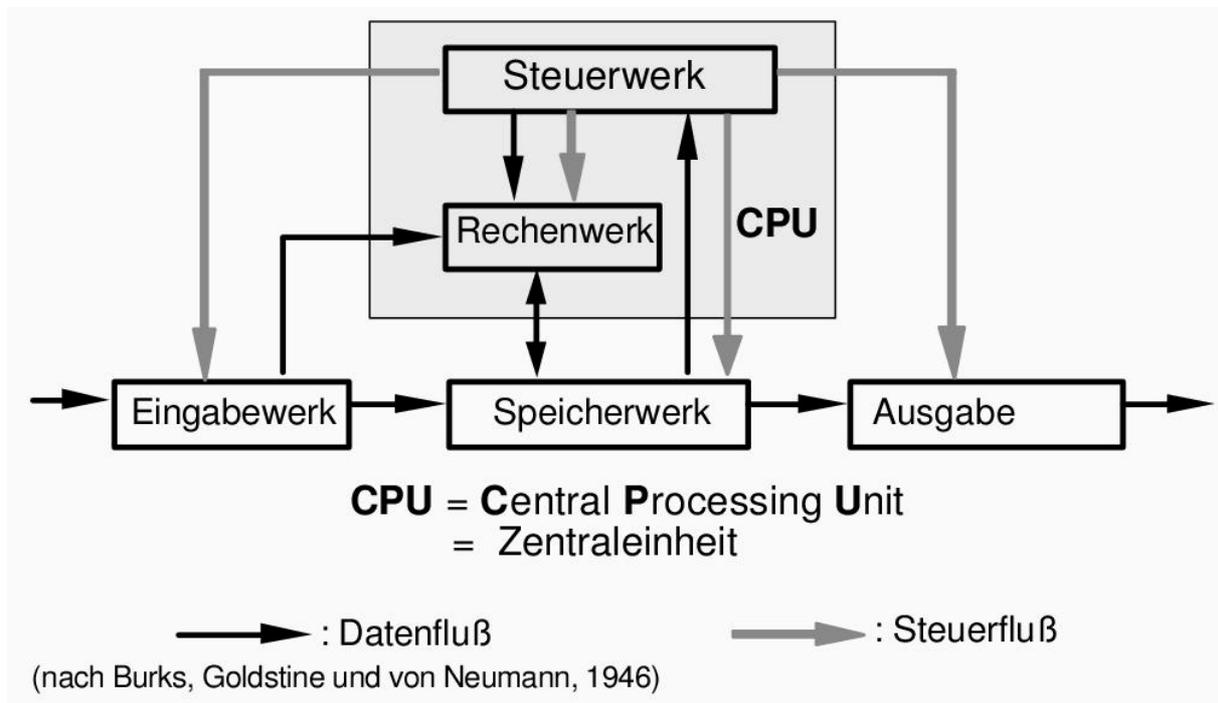
4.2. Aufbau eines von-Neumann-Rechners

Aufgaben:

1.1. Skizzieren Sie den Aufbau des von-Neumann-Rechners

○ **Der von-Neumann-Rechner**

- ⇒ **Speicher:** Speicherung von Programm und Daten
- ⇒ **Rechenwerk:** Ausführung arithmetischer/logischer Operationen
- ⇒ **Leitwerk (Steuerwerk):** Steuerung des Programmablaufs
- ⇒ **Ein- und Ausgabewerk:** Eingabe von Daten/Programmen, Ausgabe von Ergebnissen „nach außen“



1.2. Erläutern Sie, welche Formen eines "von-Neumann-Flaschenhals" es gibt.

- ⇒ Befehle werden nacheinander über die Verbindung zwischen Speicher und Steuerwerk geholt („von-Neumann-Flaschenhals“)
- ⇒ Festlegung einer sequentiellen Bearbeitungsreihenfolge wird gefordert (intellektueller „von-Neumann-Flaschenhals“)

2. Nennen Sie vier wesentliche Unterschiede zwischen RISC und CISC Architekturen.

Lösung: 4 der folgenden 5 Unterschiede (S. 192 Skript):

- Anzahl und Komplexität der Befehle,
- Anzahl der Register,
- Anzahl der Adressierungsarten,
- ein bzw. mehrere Takte pro Befehl,
- Register/Register-Operationen (außer LOAD, STORE) bzw. Speicher/Register-Operationen

CISC „Complex Instruction Set Computer“:

- Viele, teilweise komplexe Instruktionen (>100)
- Viele Adressierungsarten (>10)
- Anzahl der Takte abhängig von Befehl und Adressierungsart
- Speicher/Register Operationen
- i.A. wenige Register

**Beispiele: Intel 486, Intel Pentium
Motorola 680x0**

RISC „Reduced Instruction Set Computer“:

- Wenige, meist sehr einfache Instruktionen (<50)
- Wenige Adressierungsarten (<4)
- Möglichst eine Instruction pro Takt
- Register/Register-Operationen (Speicherzugriffe nur mit LOAD/STORE)
- viele Register (>32)

**Beispiele: SPARC, PowerPC
ARM, Alpha**

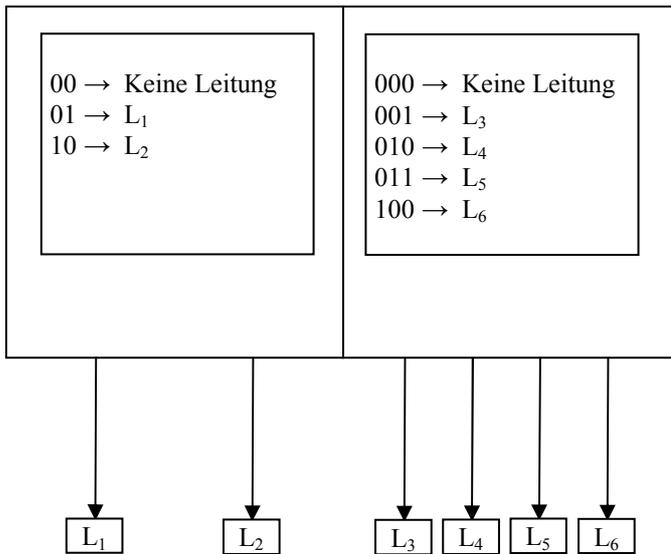
3. Angenommen Sie entwerfen ein Mikroprogrammsteuerwerk mit dem 6 Signalleitungen L_1, L_2, \dots, L_6 angesteuert werden sollen. Die Signalleitungen L_1 und L_2 werden nie gleichzeitig angesteuert. Ebenso werden nie zwei der Signalleitungen L_3, L_4, L_5, L_6 gleichzeitig angesteuert. Es ist möglich, dass keine der Signalleitungen angesteuert wird.

Entscheiden Sie sich für ein Design bei dem die Mikroworte nicht zu lang sind und die Dekoder nicht zu kompliziert (d.h. nicht zu viele Eingänge besitzen).

Welche Art der Mikroprogrammierung wählen Sie? Geben Sie eine mögliche Kodierung für die Mikroworte an und erläutern Sie.

Lösung:

Diagonale Mikroprogrammierung, dabei ist die Wortlänge 5, wobei L_1 und L_2 (und keine Leitung) in zwei Bits und L_3, L_4, L_5, L_6 (sowie keine Auswahl) in drei Bits codiert werden. Beispiel: Bits 1 und 2: 00= keine Auswahl, 01= L_1 , 10= L_2 ; Bits 3-5: 000= keine Auswahl, 001= L_3 , 010= L_4 , 011= L_5 , 100= L_6 . Ein mögliches Mikrowort ist dann z.B. 01100 welches L_1 und L_6 schaltet.



Diagonale Microprogrammierung				
Nr.	Microwords		Leitungen	
	A	B	Leitung zu A	Leitung zu B
00	00	000	keine Leitung	keine Leitung
01	00	001	keine Leitung	L ₃
02	00	010	keine Leitung	L ₄
03	00	011	keine Leitung	L ₅
04	00	100	keine Leitung	L ₆
05	01	000	L ₁	keine Leitung
06	01	001	L ₁	L ₃
07	01	010	L ₁	L ₄
08	01	011	L ₁	L ₅
09	01	100	L ₁	L ₆
10	10	000	L ₂	keine Leitung
11	10	001	L ₂	L ₃
12	10	010	L ₂	L ₄
13	10	011	L ₂	L ₅
14	10	100	L ₂	L ₆