



Studentenmitteilung

1. Semester - WS 2000/2001

Abt. Technische Informatik
Gerätebeauftragter
Dr. rer.nat. Hans-Joachim Lieske
Tel.: [49]-0341-97 32213
Zimmer: HG 05-22
e-mail: lieske@informatik.uni-leipzig.de
www: <http://tipc023.informatik.uni-leipzig.de/~lieske/>

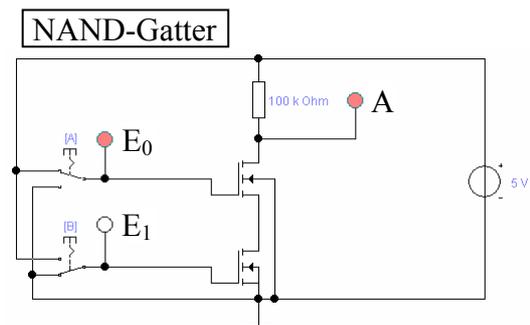
Aufgaben zu Übung Grundlagen der Technischen Informatik 1

4. Aufgabenkomplex - 1. Aufgabe

Pegelverhältnisse am Ausgang eines NAND-Gatters in N-MOS Technologie

Gegeben ist folgende Schaltung:

$U_E = 5V$	
$U_B = 5V$	
leitender Transistor	$R_{LT} = 100\Omega$
nicht leitender Transistor	$R_{NLT} = 10M\Omega$



Aufgaben:

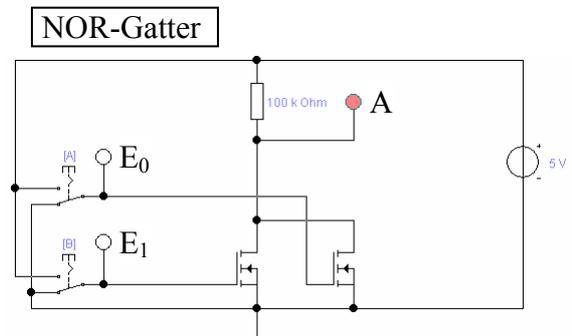
1. Entwickeln Sie die Wertetabelle (0,1) für die Eingänge E_1 und E_0 und den Ausgang A .
2. Bestimmen Sie die Ausgangsspannungen von A ($U_{A00} \dots U_{A11}$) und die Ströme durch die Transistoren ($I_{A00} \dots I_{A11}$) für die Eingangsbelegung $(E_1, E_0) = (0,0), (0,1), (1,0), (1,1)$, wenn der leitende Transistor einen Widerstand von $R_{LT} = 100\Omega$ und der nicht leitende Transistor einen Widerstand von $R_{NLT} = 10M\Omega$ hat.

4. Aufgabenkomplex - 2. Aufgabe

Pegelverhältnisse am Ausgang eines NOR-Gatters in N-MOS Technologie

Gegeben ist folgende Schaltung:

$U_E = 5V$	
$U_B = 5V$	
leitender Transistor	$R_{LT} = 100\Omega$
nicht leitender Transistor	$R_{NLT} = 10M\Omega$



Aufgaben:

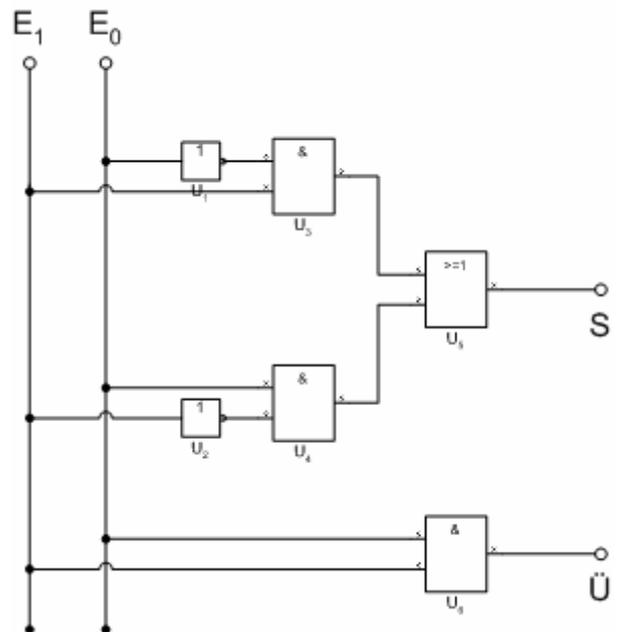
1. Entwickeln Sie die Wertetabelle (0,1) für die Eingänge E_1 und E_0 und den Ausgang A.
2. Bestimmen Sie die Ausgangsspannungen von A ($U_{A00} \dots U_{A11}$) und die Ströme durch die Transistoren ($I_{A00} \dots I_{A11}$) für die Eingangsbelegung $(E_1, E_0) = (0,0), (0,1), (1,0), (1,1)$, wenn der leitende Transistor einen Widerstand von $R_{LT} = 100\Omega$ und der nicht leitende Transistor einen Widerstand von $R_{NLT} = 10M\Omega$ hat.

4. Aufgabenkomplex - 3. Aufgabe

Entwicklung eines Halbaddierers in N-MOS Technologie

Gegeben ist folgende Schaltung:

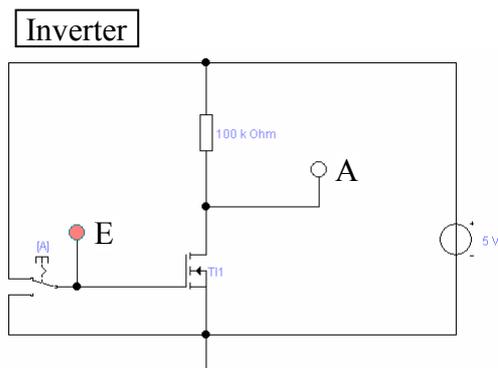
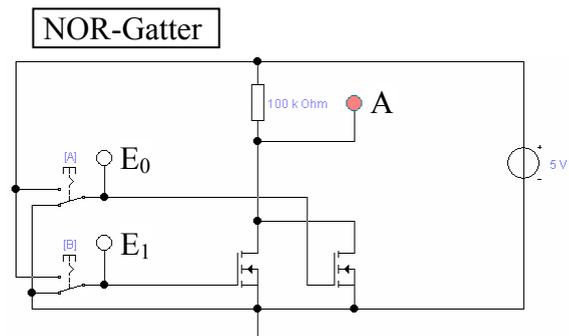
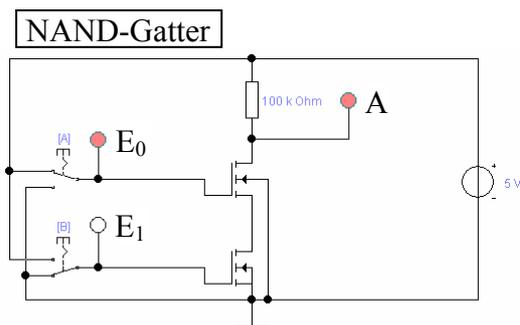
$U_E = 5V$	
$U_B = 5V$	
leitender Transistor	$R_{LT} = 100\Omega$
nicht leitender Transistor	$R_{NLT} = 10M\Omega$



Aufgaben:

1. Entwickeln Sie die Wertetabelle (0,1) für die Eingänge E_1 und E_0 und die Ausgänge S und \ddot{U} .
2. Entwickeln Sie die entsprechende Schaltung in N-MOS –Technologie.
3. Bestimmen Sie die Ausgangsspannung von S ($U_{S00} \dots U_{S11}$) und \ddot{U} ($U_{\ddot{U}00} \dots U_{\ddot{U}11}$) und die Ströme über den Ausgangstransistor von S ($I_{S00} \dots I_{S11}$) und \ddot{U} ($I_{\ddot{U}00} \dots I_{\ddot{U}11}$), für die Eingangsbelegung $(E_1, E_0) = (0,0), (0,1), (1,0), (1,1)$, wenn der leitende Transistor einen Widerstand von 100Ω und der nicht leitende Transistor einen Widerstand von $10M\Omega$ hat.

Erlaubt sind folgende Komponenten:



Die Schalter sind natürlich nur am Eingang sinnvoll. NOR-Gatter und Inverter kann zu OR-Gatter, NAND-Gatter und Inverter kann zu AND-Gatter zusammengefasst werden. Die Spannungsquelle braucht nur einmal gezeichnet werden, die Anzeigepunkte können weggelassen werden.

Bemerkung:

Für alle Aufgaben gilt:

- 1. In allen Formeln sind die Maßeinheiten mitzuschleifen.**
- 2. Bei den Endergebnissen sind die $10^{\pm 3}$ Präfixe konsequent zu verwenden.**
- 3. Alle Aufgaben auf insgesamt 4 Stellen genau berechnen, wenn in Aufgabe nicht anders angegeben.**
- 4. Die Aufgaben sind zu nummerieren, auch die Teilaufgaben.**
- 5. Der Rechenweg muß ersichtlich sein. Gegebenenfalls das Schmierblatt anheften.**

Nichtbeachtung wird mit Punktabzug geahndet!

Präfixe zu Kennzeichnung des Vielfachen von gesetzlichen Einheiten (dezimal)		
Zeichen	Faktor	Bezeichnung
Y	10^{24}	Yotta
Z	10^{21}	Zetta
E	10^{18}	Exa
P	10^{15}	Peta
T	10^{12}	Tera
G	10^9	Giga
M	10^6	Mega
k	10^3	Kilo
m	10^{-3}	Milli
μ	10^{-6}	Mikro
n	10^{-9}	Nano
p	10^{-12}	Piko
f	10^{-15}	Femto
a	10^{-18}	Atto
z	10^{-21}	Zepto
y	10^{-24}	Yocto
Nur zur Information		
d	10^{-1}	Dezi
c	10^{-2}	Zenti