

# Seminaraufgaben

2.Semester – Sommersemester 2002

Abt. Technische Informatik  
*Gerätebeauftragter*  
 Dr. rer.nat. Hans-Joachim Lieske  
 Tel.: [49]-0341-97 32213  
 Zimmer: HG 02-37  
 e-mail: [lieske@informatik.uni-leipzig.de](mailto:lieske@informatik.uni-leipzig.de)  
 www: <http://www.ti-leipzig.de/~lieske/>  
 Sprechstunde: Mi. 14<sup>00</sup> – 15<sup>00</sup> (Vorlesungszeit)

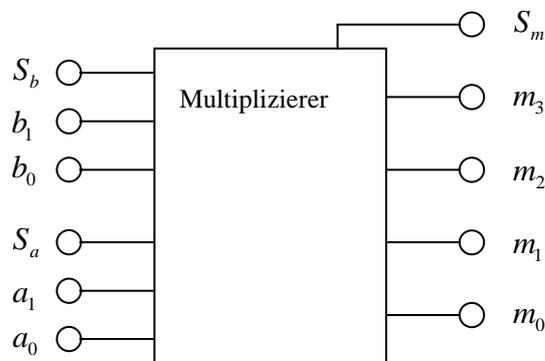
## Aufgaben zur Übung Grundlagen der Technische Informatik 2

### 4. Aufgabenkomplex - 1. Aufgabe

#### Entwicklung eines 2 Bit Multiplizierers für Betrags-Vorzeichenzahlen

Entwickeln Sie ein Schaltnetz, das in der Lage ist zwei Betrags-Vorzeichen-Zweibitzzahlen  $(S_a a_1 a_0)$ ,  $(S_b b_1 b_0)$  zu einer Betrags-Vorzeichen-Zahl  $(S_m m_3 m_2 m_1 m_0)$  multiplizieren.

Dabei soll das Signumbit  $(S_a, S_b, S_m = 1)$  anzeigen dass es sich um eine negative Zahl handelt.



1. Bestimmen Sie die Wertetabelle für  $(S_b, S_a; b_0, b_1, a_1, a_0)$ .
2. Minimieren Sie die Funktionen für  $(S, m_3, m_2, m_1, m_0)$ .
3. Zeichnen Sie die Schaltung.

Bemerkung: Für die Eingangsvariablen sind Drähte für die Variablen und ihre Invertierung zugelassen (nicht strenge Variante).

Zahl	1. Faktor		2. Faktor		Produkt				
	$b_1$	$b_0$	$a_1$	$a_0$	Zahl	$m_3$	$m_2$	$m_1$	$m_0$
0	0	0	0	0					
1	0	0	0	1					
2	0	0	1	0					
3	0	0	1	1					
4	0	1	0	0					
5	0	1	0	1					
6	0	1	1	0					
7	0	1	1	1					
8	1	0	0	0					
9	1	0	0	1					
10	1	0	1	0					
11	1	0	1	1					
12	1	1	0	0					
13	1	1	0	1					
14	1	1	1	0					
15	1	1	1	1					

$S_b$	$S_a$	$S$
0	0	
0	1	
1	0	
1	1	

		$a_0$					
		0	1	1	0		
$b_1$	0	<small>0</small>	<small>1</small>	<small>5</small>	<small>4</small>	$a_1$	0
	0	<small>2</small>	<small>3</small>	<small>7</small>	<small>6</small>		1
	1	<small>10</small>	<small>11</small>	<small>15</small>	<small>14</small>		1
	1	<small>8</small>	<small>9</small>	<small>13</small>	<small>12</small>		0
		0	0	1	1		
		$b_0$					

$m_2$		$a_0$					
		0	1	1	0		
$b_1$	0					0	$a_1$
	0					1	
	1					1	
	1					0	
		0	0	1	1		
		$b_0$					

$m_1$		$a_0$					
		0	1	1	0		
$b_1$	0					0	$a_1$
	0					1	
	1					1	
	1					0	
		0	0	1	1		
		$b_0$					

$m_0$		$a_0$					
		0	1	1	0		
$b_1$	0					0	$a_1$
	0					1	
	1					1	
	1					0	
		0	0	1	1		
		$b_0$					

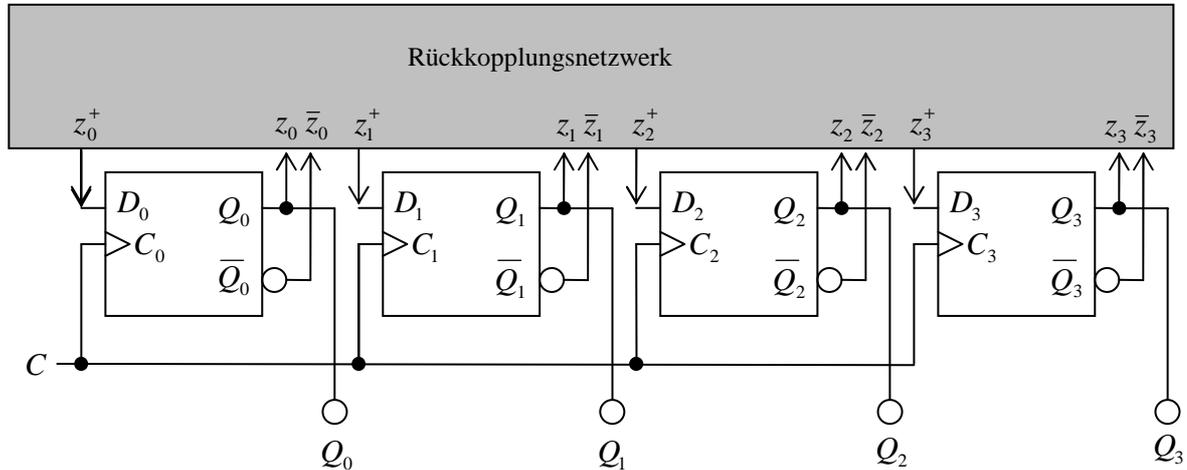
$s_a$		$S$
0	1	
0	1	$s_b$
	1	

## 4. Aufgabenkomplex - 2. Aufgabe

### Entwicklung eines Zweierkomplementzählers

Entwickeln Sie einen synchronen Binär-Zähler mit D-Flipflops und einem Rückkopplungsnetzwerk, der im Zweierkomplement  $Q = (Q_3Q_2Q_1Q_0)$  mit  $Q \in [-8_D, 7_D]$  aufwärts zählt. Ist die höchste positive Zahl erreicht, soll er wieder bei der betragsmäßig größten negativen Zahl im Zweierkomplement anfangen.

Es handelt sich hier um einen Moore(Medeev)-Automat. Der Anfangszustand sei  $Q = (Q_3Q_2Q_1Q_0) = (0000)$ .



1. Bestimmen Sie die Zustände.
2. Erstellen Sie die Übergangstabelle.
3. Geben Sie die minimierte Ansteuergleichungen an.
4. Zeichnen Sie die entworfene Schaltung (minimiert).

Zahl	Zustand	$z_3$	$z_2$	$z_1$	$z_0$	Zahl	Zustand	$z_3^+$	$z_2^+$	$z_1^+$	$z_0^+$
0	$s_0$	0	0	0	0	1	$s_1$	0	0	0	1
		0	0	0	1						
		0	0	1	0						
		0	0	1	1						
		0	1	0	0						
		0	1	0	1						
		0	1	1	0						
		0	1	1	1						
		1	0	0	0						
		1	0	0	1						
		1	0	1	0						
		1	0	1	1						
		1	1	0	0						
		1	1	0	1						
		1	1	1	0						
		1	1	1	1						

**Zahl ist im Zweierkomplement!**

$Z_3^+$		$Z_0$					
		0	1	1	0		
$Z_3$	0					0	$Z_1$
	0					1	
	1					1	
	1					0	
		0	0	1	1		
		$Z_2$					

$z_3^+ =$

$Z_2^+$		$Z_0$					
		0	1	1	0		
$Z_3$	0					0	$Z_1$
	0					1	
	1					1	
	1					0	
		0	0	1	1		
		$Z_2$					

$z_2^+ =$

$Z_1^+$		$Z_0$					
		0	1	1	0		
$Z_3$	0					0	$Z_1$
	0					1	
	1					1	
	1					0	
		0	0	1	1		
		$Z_2$					

$z_1^+ =$

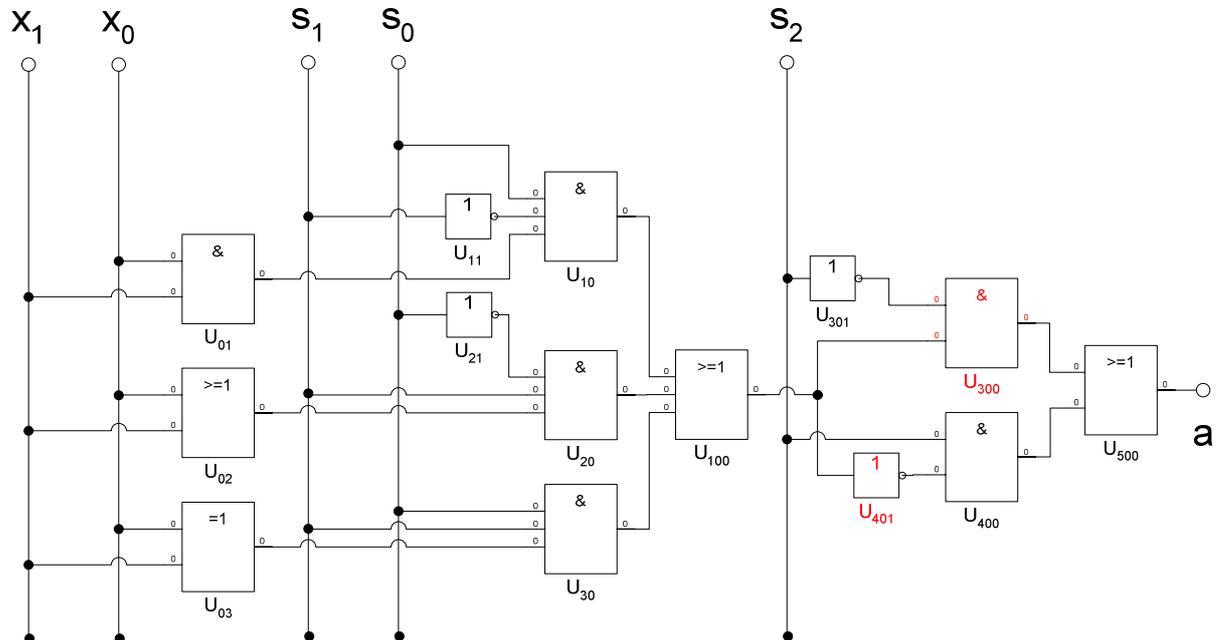
$Z_0^+$		$Z_0$					
		0	1	1	0		
$Z_3$	0					0	$Z_1$
	0					1	
	1					1	
	1					0	
		0	0	1	1		
		$Z_2$					

$z_0^+ =$

## 4. Aufgabenkomplex - 3. Aufgabe

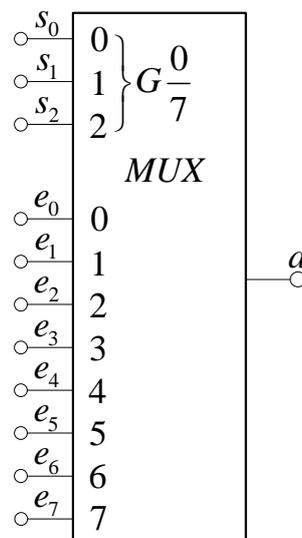
### Logikschaltung eines einfachen Mikroprozessors

Gegeben ist folgende Schaltung:



Diese Schaltung stellt die Logikschaltung eines einfachen Mikroprozessors dar. In Abhängigkeit von der Belegung von  $s$  werden die Funktionen  $AND$ ,  $\overline{AND}$ ,  $OR$ ,  $\overline{OR}$ ,  $XOR$  und  $\overline{XOR}$  ausgelöst.

1. Bestimmen Sie die logischen Funktionen für die Belegungen  $s = (s_2 s_1 s_0) = 0 \dots 7$ . Funktionslose Belegungen sind mit NOP („no operation“) zu bezeichnen.
2. Bestimmen Sie die Wertetabelle für  $(s_2 s_1 s_0 x_1 x_0)$ .
3. Entwerfen Sie eine Schaltung unter Verwendung eines 8:1 Multiplexers und möglichst wenigen Bauelementen..



Logiksteuerung Mikroprozessor							
Zahl	$s_2$	$s_1$	$s_0$	$x_1$	$x_0$	$a$	Funktion
0	0	0	0	0	0		
1	0	0	0	0	1		
2	0	0	0	1	0		
3	0	0	0	1	1		
4	0	0	1	0	0		
5	0	0	1	0	1		
6	0	0	1	1	0		
7	0	0	1	1	1		
8	0	1	0	0	0		
9	0	1	0	0	1		
10	0	1	0	1	0		
11	0	1	0	1	1		
12	0	1	1	0	0		
13	0	1	1	0	1		
14	0	1	1	1	0		
15	0	1	1	1	1		
16	1	0	0	0	0		
17	1	0	0	0	1		
18	1	0	0	1	0		
19	1	0	0	1	1		
20	1	0	1	0	0		
21	1	0	1	0	1		
22	1	0	1	1	0		
23	1	0	1	1	1		
24	1	1	0	0	0		
25	1	1	0	0	1		
26	1	1	0	1	0		
27	1	1	0	1	1		
28	1	1	1	0	0		
29	1	1	1	0	1		
30	1	1	1	1	0		
31	1	1	1	1	1		